

6.8 Codifica del canale e tipi di codici

Poiché i problemi riscontrati nella trasmissione in banda base sono soprattutto legati alla temporizzazione ossia all'estrazione della frequenza di sincronismo in ricezione, quindi all'andamento dello spettro del segnale numerico, si ricorre all'utilizzo di codici particolari allo scopo di:

- ottenere uno spettro nullo in continua ($f=0$) ed alle frequenze molto basse: nei sistemi di trasmissione dati, la componente DC deve essere nulla o più bassa possibile per consentire una comunicazione attendibile, vale a dire che la presenza della componente DC, non permette l'impiego di apparati indispensabili come ad esempio di traslatori (trasformatori) che separano galvanicamente i circuiti di trasmissione da quelli della linea oppure dei telealimentatori che alimentano i rigeneratori intermedi di linea;
- ottenere uno spettro dal quale è possibile isolare la componente a frequenza 2048 kHz che serve per realizzare la temporizzazione;
- evitare le lunghe sequenze di «0» e di «1»: una lunga sequenza di uno o di zeri può mandare fuori sincronismo i circuiti di trasmissione e di ricezione in quanto tali condizioni rendono difficile l'estrazione del clock, compromettendo così la sincronizzazione sia in fase di rigenerazione in linea sia in fase di rigenerazione in ricezione;
- aumentare le prestazioni del sistema e ridurre i costi: utilizzare codici che permettono un'alta qualità di trasmissione significa rendere più complesso il sistema e quindi più costoso. Si tratta quindi di conciliare la complessità delle apparecchiature con il basso costo, a seconda dei casi, cioè limitare la prima e mantenere la precisione, sacrificando l'efficienza della trasmissione ed a volte anche la qualità senza compromettere la comunicazione.

Tuttavia l'operazione di codifica è necessaria nei casi in cui si vuole trasformare lo spettro del segnale trasmesso.

Analizziamo in seguito i codici più noti e più utilizzati nelle trasmissioni digitali insieme a circuiti rispettivi di codifica e decodifica, ossia:

- codice NRZ;
- codice RZ;
- codice Manchester;
- codice AMI.

6.8.1 Codice NRZ (*Not Return to Zero*)

► ES 4

Il codice NRZ o NRTZ (non ritorno a zero) è in pratica il codice binario di base finora considerato.

Ogni bit mantiene il proprio livello per tutta la durata di tempo a disposizione dello stesso. In altri termini la durata del bit è massima corrispondente ad un periodo di clock (fig. 6.28a).

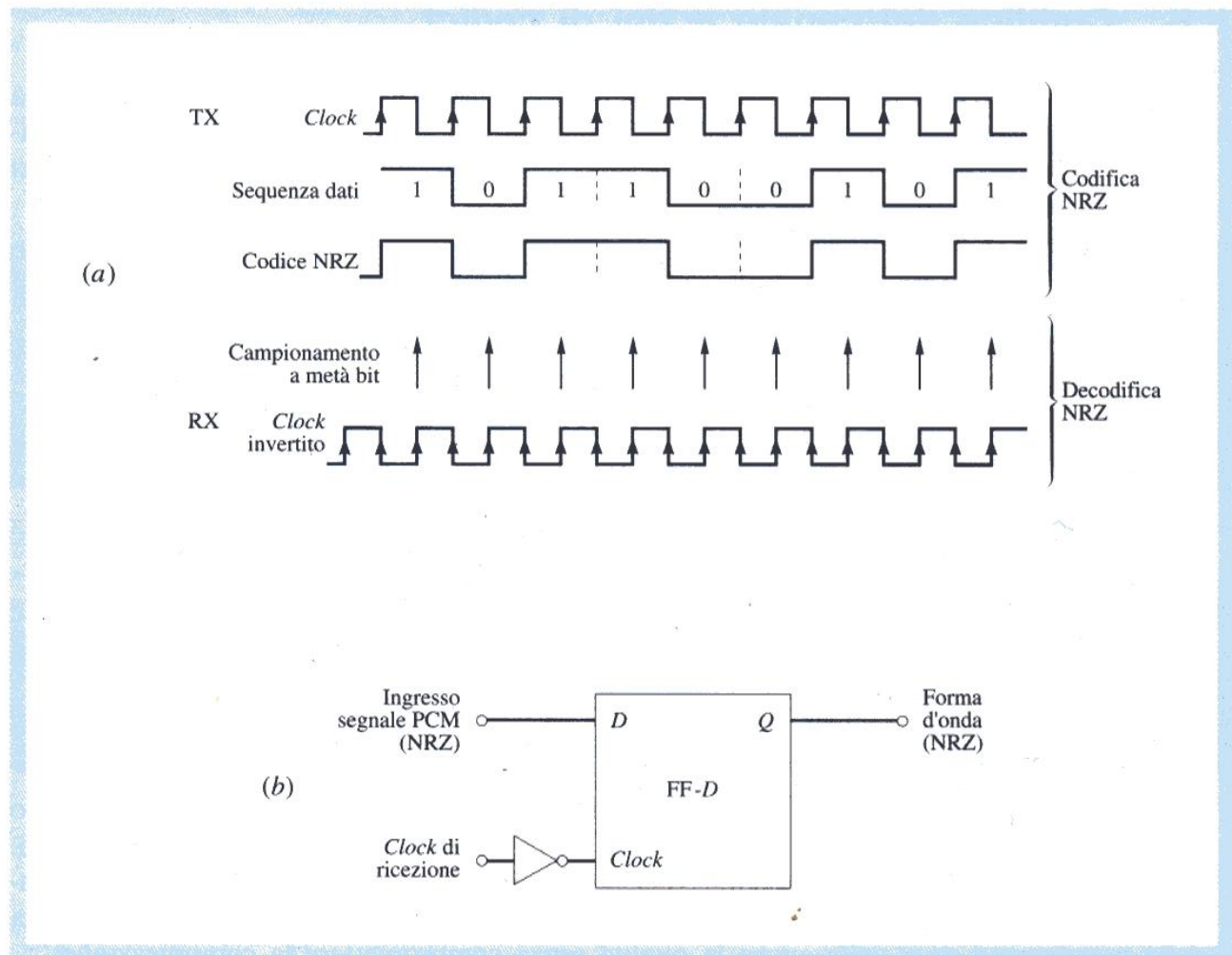
Il cambiamento di stato avviene nell'istante corrispondente al fronte positivo del clock (di salita).

Il codice NRZ non ha delle caratteristiche adatte per essere inviato in linea in quanto il relativo spettro non contiene la componente a frequenza 2048 kHz e perciò non dà la possibilità di estrarre il clock del segnale numerico così codificato (fig. 6.29a), per realizzare la temporizzazione.

Si nota che il segnale NRZ ha un valore medio nullo quindi contiene una componente DC pari a metà dell'ampiezza massima del segnale; inoltre la massima frequenza che il segnale NRZ può assumere è metà della frequenza del clock nel caso in cui la sequenza numerica dei simboli trasmessi è di tipo alternativo (1/0).

Fig. 6.26

(a) Codifica e decodifica NRZ;
(b) circuito di decodifica NRZ.



La codifica NRZ è semplice da generare in trasmissione; infatti tramite codificatore a 8 bit si genera il segnale binario e si invia nel mezzo trasmissivo dopo un'opportuna conversione P/S.

Il segnale NRZ a volte deve essere convertito in un altro codice, per ragioni che si chiariranno in seguito, ma **in ricezione si deve riconvertire in NRZ** per permettere la decodifica e la ricostruzione del segnale originario (fig. 6.27).

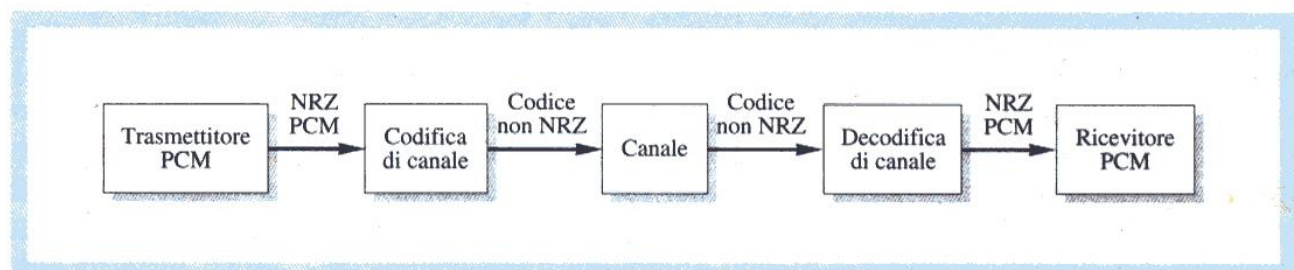
La decodifica delle forme d'onda NRZ può realizzarsi tramite un flip-flop tipo *D* la cui rappresentazione grafica viene riportata in fig. 6.26b.

I dati NRZ accettati in ingresso vengono temporizzati mediante il clock estratto in ricezione, ma invertito. In questo modo il flip-flop preleva il livello logico presente all'ingresso in corrispondenza alla transizione positiva del clock, precedentemente invertito, che coincide a metà della durata di ogni bit.

L'inversione del clock quindi serve a spostare il fronte di salita, riferita in trasmissione all'inizio di ogni intervallo di bit, a metà bit in modo da leggere il dato nell'istante in cui l'informazione è più attendibile in quanto i fronti di transizione del bit non sono ideali, cioè ripidi, ma reali cioè trapezoidali, perché accompagnati da rumore e distorsione.

Fig. 6.27

Codifica e decodifica di linea.



6.8.2 Codice RZ (Return to Zero)

► ES 4

Il codice RZ o RTZ (ritorno a zero) è simile al codice NRZ.

Infatti l'unica differenza è che la durata dei bit non occupa tutto l'intervallo a lei riservato, ma sfrutta soltanto una parte di esso, mentre nella parte restante i bit ritornano a livello zero. Se i bit occupano solo la metà della durata iniziale, il codice prende il nome di RZ 50% (fig. 6.28a). Si nota che il bit «1» viene ridotto al 50% della durata riservata inizialmente, mentre il bit «0» rimane inalterato.

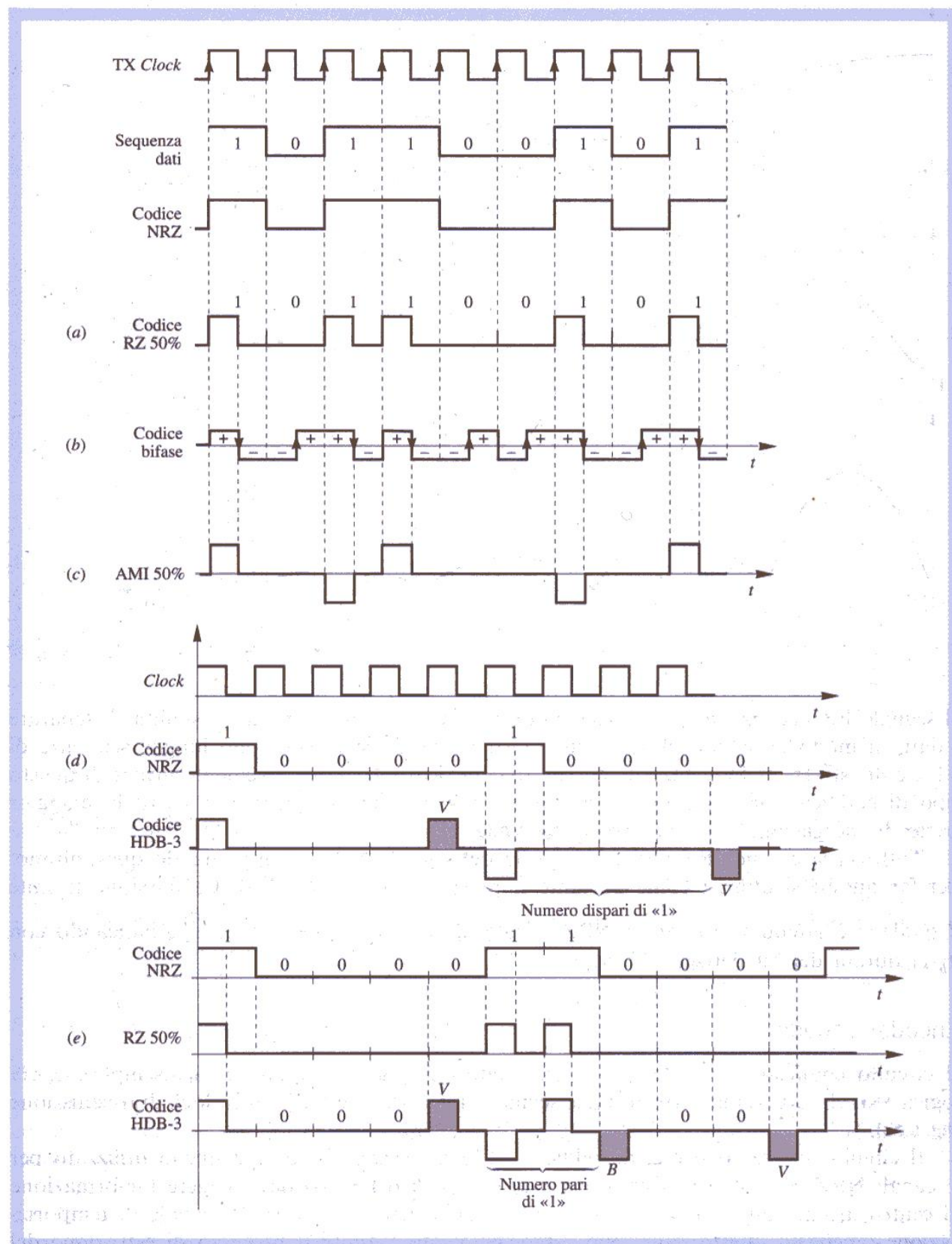
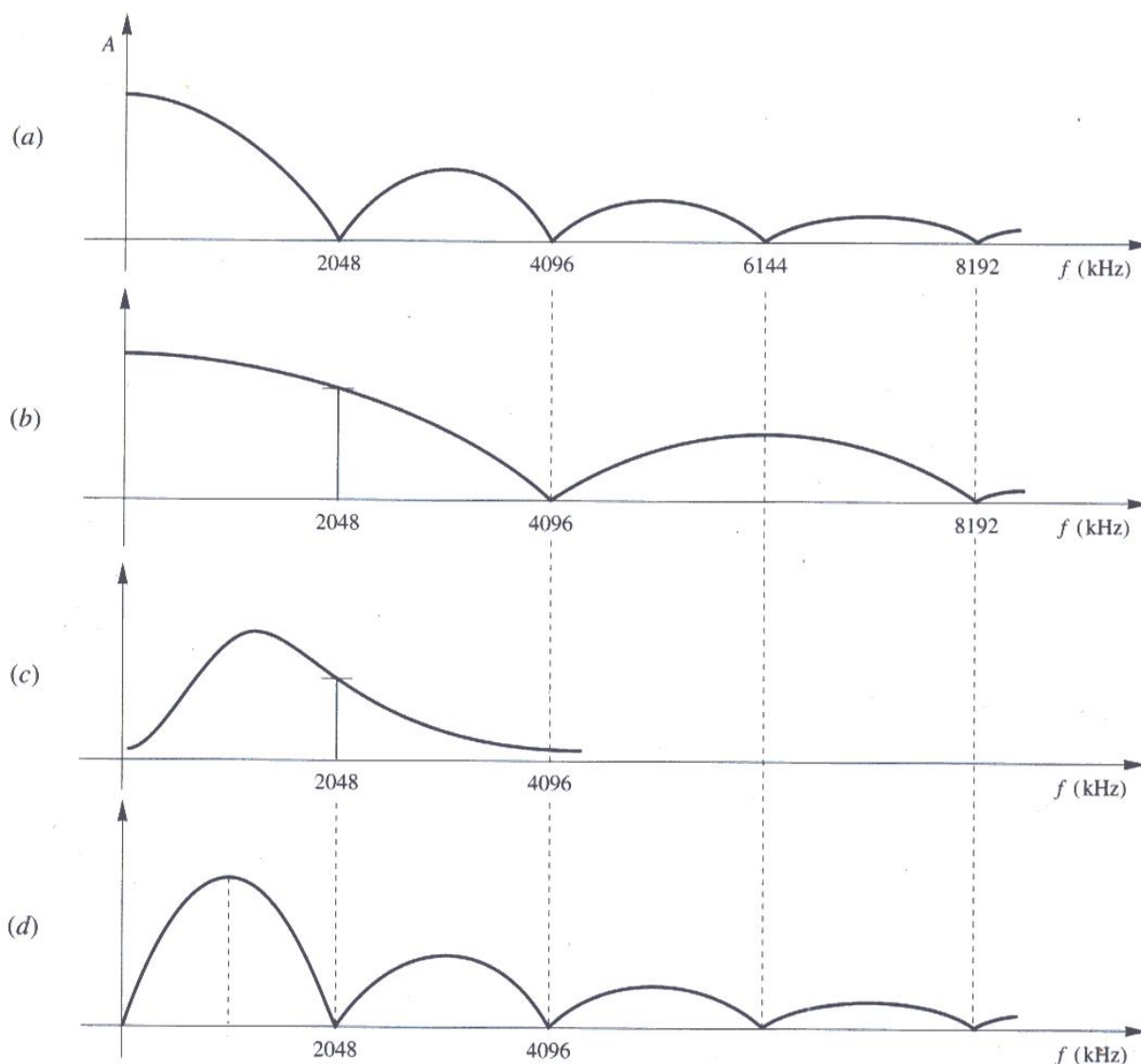


Fig. 6.28

Codifica di linea non NRZ:
 (a) codice RZ 50%;
 (b) codice bifase;
 (c) codice AMI 50%;
 (d) codice HDB-3 sequenza 000V;
 (e) codice HDB-3 sequenza B00V.

**Fig. 6.29**

Spettri relativi
ai vari tipi
di codifica:
(a) codice NRZ;
(b) codice RZ
50%;
(c) codice bifase;
(d) codice AMI
50%.

Il segnale RZ occupa una banda maggiore, ma in compenso offre la possibilità di separare i dati, in modo da evitare il fuori sincronismo quando si trasmettono lunghe sequenze di «1», e di **estrarre la frequenza di sincronismo in ricezione**. L'inconveniente invece di questo tipo di codifica è la **componente continua (DC)**, perché lo spettro concentra la maggior parte di energia alle frequenze basse (**fig. 6.29b**).

Tuttavia la codifica RZ deriva da quella del segnale NRZ ricampionando quest'ultimo; per far questo si utilizza come portante impulsiva lo stesso clock di trasmissione tramite il quale si è ottenuta la codifica NRZ, avente durata di impulsi pari a $\frac{T_b}{2}$, indicando con T_b la durata dei bit del segnale NRZ.

Encoder-Decoder RZ

Il circuito codificatore (RZ *encoder*), trattandosi di segnali digitali, è una semplice porta logica AND che accetta in ingresso i due segnali, cioè il segnale NRZ ed il clock di trasmissione (**fig. 6.30**).

Il circuito utilizzato per la decodifica RZ (RZ *decoder*) è simile a quello utilizzato per i segnali NRZ con l'unica differenza che ora il clock del FF-D deve leggere l'informazione al centro di ogni bit, di durata già ridotta al 50% in trasmissione. Il segnale di temporizzazione, anche in questo caso, può essere prelevato tramite il processo di estrazione del

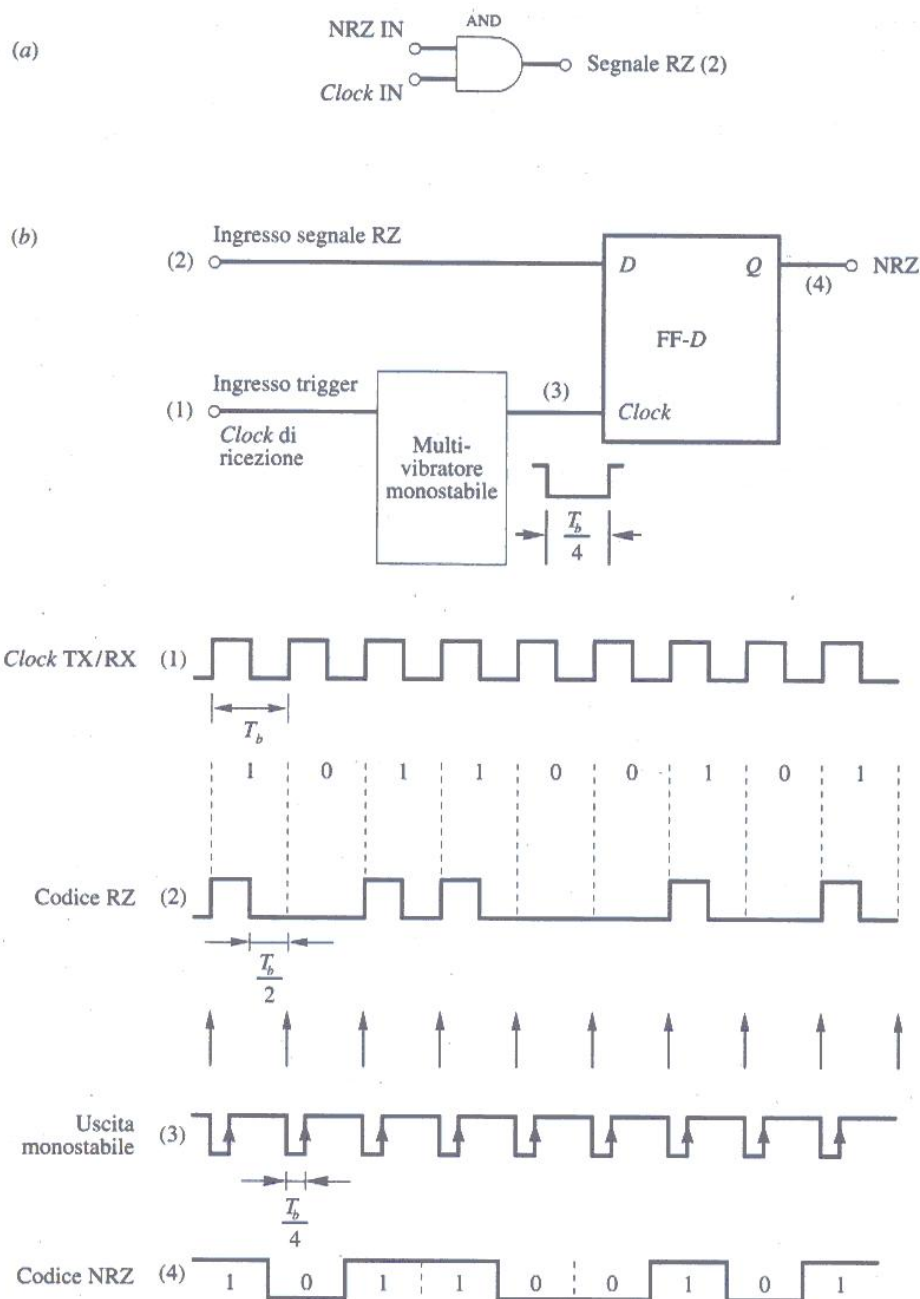


Fig. 6.30
(a) Circuito di codifica RZ;
(b) circuito di decodifica RZ e relative forme d'onda.

segnale ricevuto e di seguito inviato in un multivibratore monostabile il quale deve restituire in uscita degli impulsi negativi di durata $\frac{T_b}{4}$ (fig. 6.30b); il campionamento quindi si esegue a metà bit ridotto del 50%, cioè a $\frac{T_b}{4}$, sul fronte di salita dell'impulso restituito dal multivibratore monostabile.

6.8.3 Codice Manchester o bifase

► ES 4

Poiché il codice RZ non è in grado di garantire la sincronizzazione tra il trasmettitore ed il ricevitore per lunghe sequenze di «0» (in corrispondenza degli zeri non esistono transizioni) ed inoltre contiene un'alta componente DC, si ricorre alla *codifica bifase* che elimina tali inconvenienti.

codifica bifase

Il codice bifase, chiamato anche *codice Manchester*, impiega un intero ciclo di onda quadra per trasmettere un livello alto o un livello basso con la differenza che al bit «1» si associa una semionda positiva più una semionda negativa, mentre al bit «0» si associa

una semionda negativa più una semionda positiva (fig. 6.28b). In questo modo ogni durata del bit contiene un intero ciclo, eliminando così il problema della componente continua. Per facilitare l'estrazione di sincronismo in ricezione si devono inserire ulteriori transizioni sempre poste al centro dell'intervallo del bit.

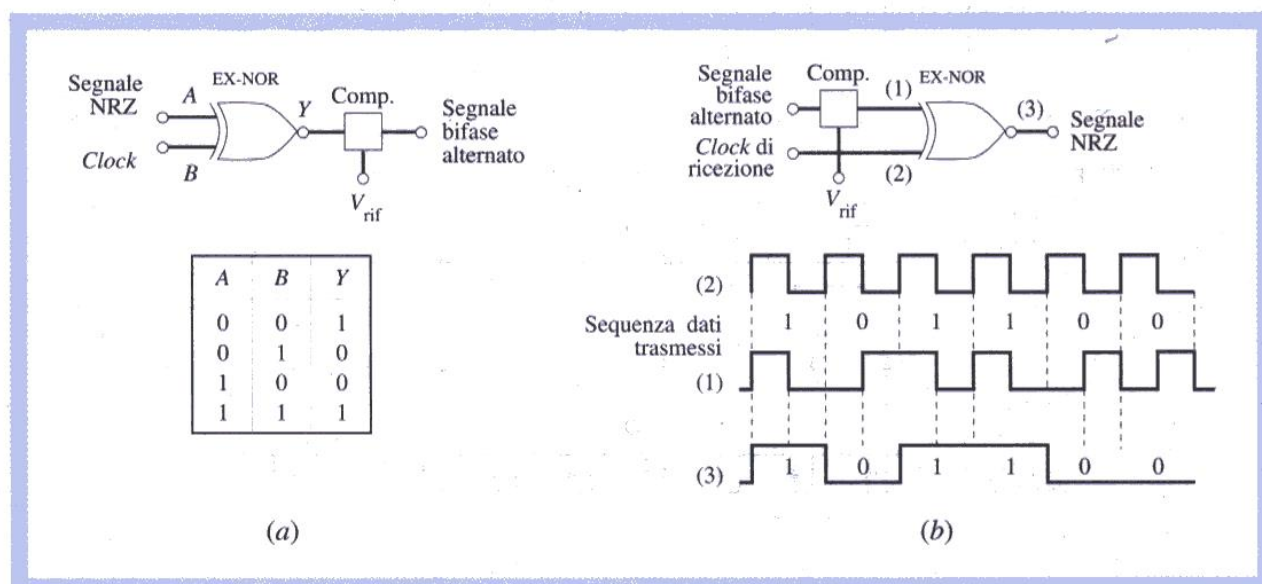
La banda del segnale bifase è maggiore rispetto a quella del segnale NRZ, ma in compenso si riduce a zero la componente DC (fig. 6.29c).

Encoder-Decoder bifase (Manchester)

Il codice bifase si ottiene dalla funzione EX-NOR fra il segnale NRZ ed il proprio clock (fig. 6.31a). Quando i due segnali applicati all'ingresso del codificatore (*biphase encoder*) presentano stati uguali, in uscita si ottiene un livello alto, cioè «1», altrimenti si ha un livello basso, cioè «0». In uscita il segnale tramite comparatore diventa alternato.

Per quanto riguarda la decodifica essa si ottiene utilizzando come decodificatore (*biphase decoder*) lo stesso circuito del codificatore. Agli ingressi sono applicati il segnale ricevuto bifase dopo il comparatore (non alternato) ed il clock di ricezione ben sincronizzati. La fig. 6.31b rappresenta il circuito della decodifica ed i relativi segnali di ingresso e di uscita.

Fig. 6.31
(a) Circuito di codifica bifase;
(b) circuito di decodifica bifase e relativi segnali.



► ES 4

6.8.4 Codice AMI (Alternate Mark Inversion)

I codici finora considerati presentano alcuni inconvenienti; più precisamente i codici NRZ ed RZ sono caratterizzati da un'elevata componente continua, mentre quello di bifase è caratterizzato da una notevole larghezza di banda.

Tali inconvenienti si possono evitare utilizzando un appropriato metodo di codifica ottenuto dal codice RZ 50% che prende il nome di AMI 50%. Si tratta di invertire la polarità del bit «1» (*mark*) in modo alternato (uno sì ed uno no), lasciando inalterati i bit «0» (*space*). Si genera così un codice ternario (1, 0, -1), ma poiché è derivato da un codice binario viene chiamato anche *pseudo-ternario* (fig. 6.28c).

Lo spettro di un segnale in codice AMI 50% è rappresentato nella fig. 6.29d. Si nota che rispetto a quello del codice RZ 50% la componente DC è trascurabile e la larghezza di banda è minore. Si nota inoltre che la maggiore energia spettrale è concentrata in corrispondenza di $\frac{F_c}{2} = \frac{2048}{2} \text{ kHz} = 1024 \text{ kHz}$, mentre per il segnale in codice RZ 50% si concentra maggiormente intorno alla frequenza zero e si estende fino a $2F_c = 4096 \text{ kHz}$.

Ricordando quanto analizzato nell'Unità 5 del vol. I sulle linee di trasmissione, cioè che l'attenuazione cresce al crescere della frequenza del segnale da trasmettere, si può dedurre che il segnale in codice AMI 50% viene attenuato meno di quello in codice RZ 50%. Il problema dell'assenza di riga di sincronismo a 2048 kHz si supera con la riconversione in ricezione del segnale AMI 50% in RZ 50%.

Per ottenere una componente DC nulla è necessario usare un codice bipolare contenente lo stesso numero di livelli positivi e negativi. Tuttavia per una sequenza casuale di bit in codice AMI 50% si può considerare la componente continua mediamente a valore nullo.

Encoder-Decoder AMI 50%

Il codificatore AMI (AMI encoder) è costituito da elementi di memoria (flip-flop) e porte logiche (fig. 6.32a). Le relative forme d'onda del codificatore sono mostrate in fig. 6.32b.

Il flip-flop JK serve per memorizzare la polarità di «1» in modo che il codificatore restituisca in uscita i mark alternati.

L'insieme di porte logiche AND + EX-OR serve per ottenere un clock ritardato di $\frac{T_b}{4}$ per utilizzarlo allo scopo di codificare il segnale NRZ in uno RZ 50%, mediante la porta AND, in modo che occupi la parte centrale dei bit «1». Prelevando quindi le uscite del FF-JK, temporizzato con il nuovo clock ottenuto, si pilotano le due porte logiche NAND e AND rispettivamente. Tramite il sistema dei due transistori TR_1 e TR_2 si combinano le due uscite in modo da ottenere il segnale in codice AMI. Più precisamente quando l'uscita della NAND (8) è a livello alto TR_1 è interdetto, ma essendo al livello basso l'uscita della AND (9) anche TR_2 risulta tale e quindi in uscita si ottiene un segnale a 0 V, cioè un livello basso; viceversa quando l'uscita (8) è al livello basso TR_1 va in saturazione e in uscita si ottiene un segnale alla tensione $+V$, cioè si ha un livello alto. Se invece è a livello alto l'uscita (9), allora TR_2 va in saturazione ed in uscita si ha $-V$.

Fig. 6.32
(a) Circuito di codifica AMI 50%;
(b) relative forme d'onda.

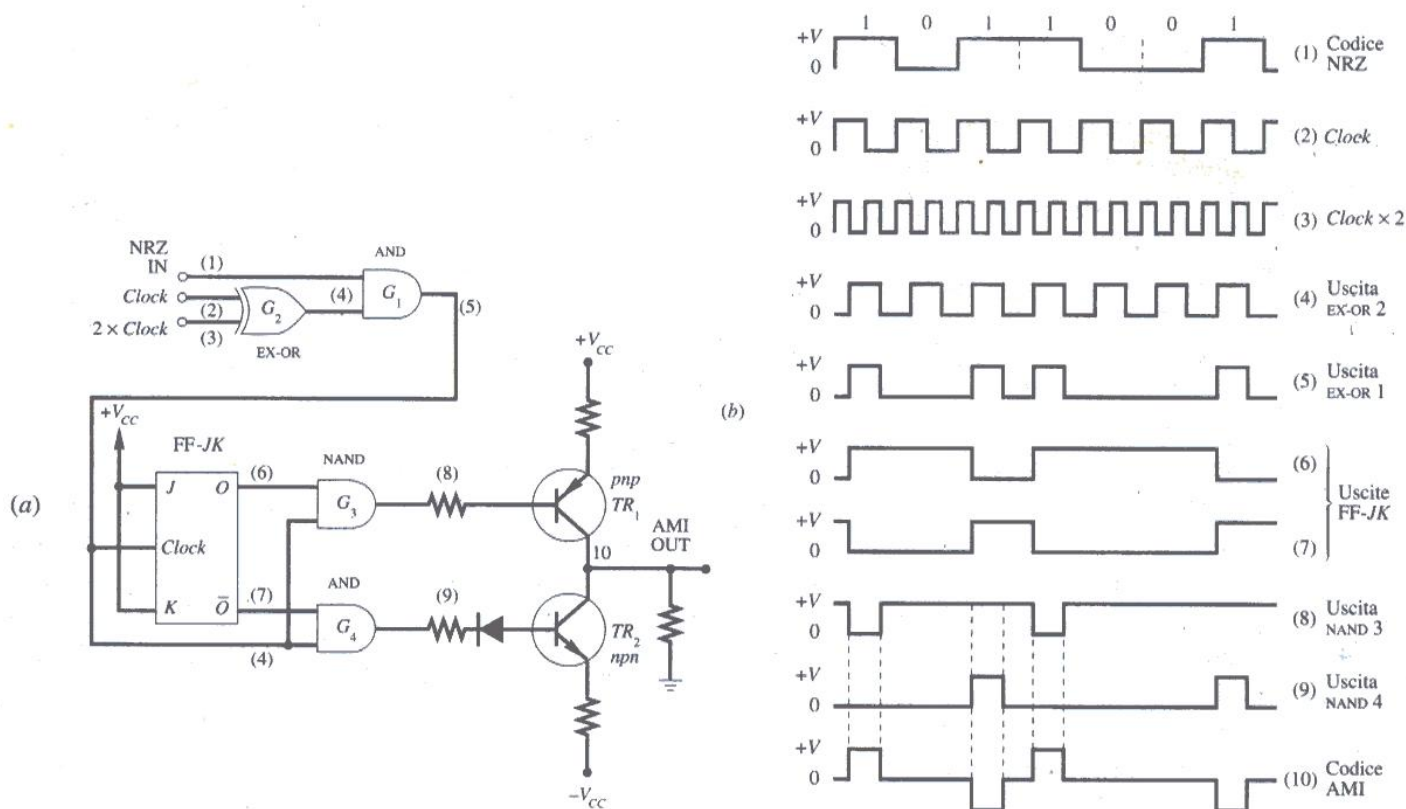
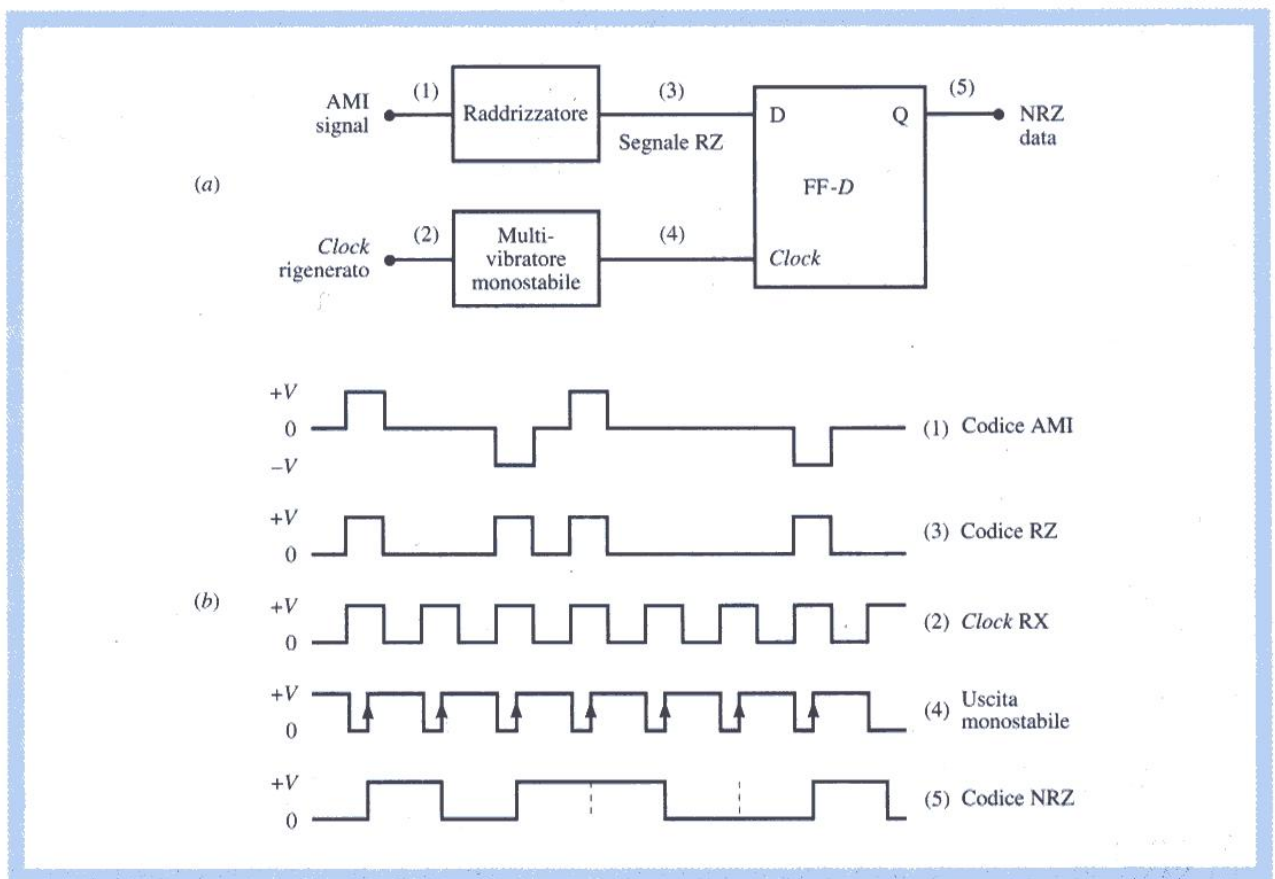


Fig. 6.33
(a) Circuito di decodifica AMI 50%;
(b) relative forme d'onda.



Il decodificatore AMI 50% (AMI decoder) è un convertitore AMI 50% in RZ 50%. Esso è costituito da un raddrizzatore il quale rettifica la forma d'onda alternata AMI in RZ 50%, e da un decodificatore RZ 50% precedentemente considerato.

Lo schema circuitale e le relative forme d'onda sono riportate nelle **figg. 6.33a e b**.

► ES 4

6.8.5 Codice HDB-3

Il codice AMI 50% presenta degli inconvenienti per quanto riguarda le lunghe sequenze di zeri, che condizionano l'estrazione del sincronismo in ricezione. Perciò si usa il codice HDB- n (High Density Bipolar code); n indica il numero degli zeri che possono essere capitati nella sequenza dei dati trasmessi. Nel caso del codice HDB-3 gli zeri consecutivi sono tre, dopo di che per il quarto zero interviene il codice come si spiegherà in seguito.

La regola di alternanza di polarità di «1» del codice AMI viene sempre rispettata e pertanto il codice HDB per un numero inferiore o uguale a tre coincide con il codice AMI. Si ricorda che l'alternanza serve per mantenere bassa la componente continua alle basse frequenze oltre che limitare la larghezza di banda. La regola con cui si procede è la seguente: se capitano nella sequenza trasmessa quattro zeri consecutivi (0000) essi vengono sostituiti con la sequenza 000V oppure B00V (**fig. 6.28d, e**). L'impulso V, che sostituisce «1» al posto del quarto zero, costituisce una «violazione» per il motivo che non rispetta la regola di alternanza di polarità perché *mantiene sempre la stessa polarità dell'impulso precedente*; l'impulso B invece serve per rispettare l'alternanza della bipolarità nel caso in cui tra due «violazioni» il numero degli «1» sia di numero dispari (**fig. 6.28e**). L'impulso B è assente nel caso in cui il numero degli «1» tra due «violazioni» risulta di numero pari o nullo (**fig. 6.28d**).

Sintetizzando si ha:

sequenza 000V \Rightarrow impulsi «1» tra due violazioni di numero **dispari**;

sequenza B00V \Rightarrow impulsi «1» tra due violazioni **assenti** o di numero **pari**.

PARI
PRESENTI