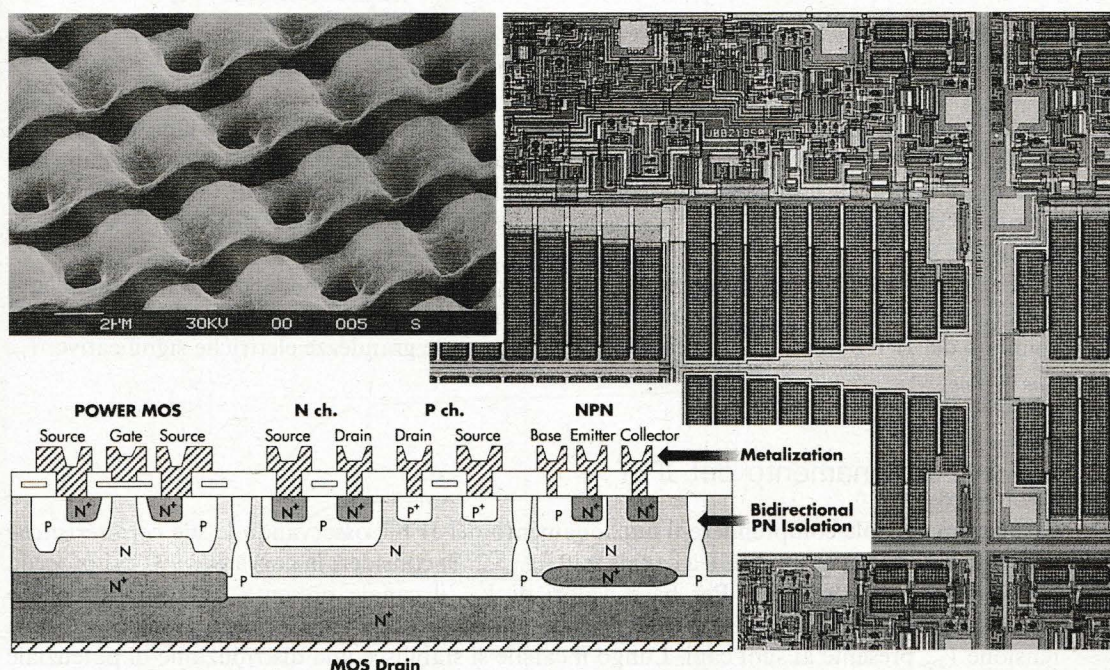


TRANSISTORE AD EFFETTO DI CAMPO (FET)

5



Il transistor *ad effetto di campo* o FET (*field-effect transistor*) è un dispositivo a semiconduttore in cui il flusso della corrente viene controllato tramite un campo elettrico ad esso trasversale. La corrente è costituita da cariche di un'unica polarità (*cariche maggioritarie*) che scorrono in un *canale* fra un terminale di *source* (*sorgente*) ed un terminale di *drain* (*raccoglitore*). Il campo elettrico, trasversale al canale, è generato da una tensione applicata ad un terzo terminale, il *gate* (*porta o controllo*).

Si possono distinguere due tipi di FET: quello *a giunzione* o JFET (*junction FET*) e quello *a gate isolato*, chiamato IGFET (*insulated gate FET*) o più comunemente MOSFET (*metal-oxide-semiconductor FET*) o brevemente MOS.

I FET presentano caratteristiche che ne hanno consentito una vastissima diffusione, particolarmente nel campo dell'Elettronica Digitale.

Il processo di fabbricazione relativamente semplice e le dimensioni ridotte, rispetto ai BJT, hanno reso assolutamente preponderante la presenza dei MOS nei dispositivi a larga e larghissima scala di integrazione (LSI e VLSI), quali *mémorie*, microprocessori, registri ad elevatissimo numero di celle, ecc. Sono i MOS che hanno reso possibile la realizzazione a basso prezzo di dispositivi elettronici complessi quali le calcolatrici tascabili, gli orologi digitali, i videogiochi, ecc.

L'elevata resistenza di ingresso e la semplicità di funzionamento hanno permesso la creazione di una famiglia logica (CMOS) caratterizzata da basso consumo ed alto *fan-out*, in grado di esercitare una forte concorrenza alla tradizionale TTL.

Come amplificatori sono caratterizzati da un basso livello di rumore che li rende particolarmente adatti negli stadi di ingresso degli apparati ad audio e a radio-frequenza. Vengono realizzati a FET amplificatori a bassa frequenza, amplificatori differenziali, amplificatori

lineari a radiofrequenza, miscelatori e amplificatori di sintonizzatori FM e TV, ecc.

Le caratteristiche di commutazione li rendono inoltre particolarmente adatti a funzionare come interruttori e commutatori analogici (*analog switch*).

Infine la bassa potenza richiesta per controllare la corrente ha consentito la loro diffusione nel campo del controllo di potenza (MOS di potenza), anche ad alta frequenza, in concorrenza con i BJT ed i tiristori.

5.1 II JFET

La struttura di base di un JFET a canale n è illustrata in fig. 5.1a. Una barretta di semiconduttore drogato di tipo n reca alle estremità i terminali di source (S) e di drain (D) e presenta secondo la lunghezza due zone diffuse ad elevato drogaggio di tipo p , collegate al terminale di gate (G). Nel JFET a canale p , viceversa, la barretta è di tipo p e le zone di diffusione sono di tipo n .

Fra gate e source viene a costituirsi una giunzione pn che in condizioni di funzionamento corretto deve rimanere polarizzata inversamente. In fig. 5.1b e c sono indicati rispettivamente i simboli del JFET a canale n e a canale p , insieme con le grandezze elettriche significative: I_D , V_{GS} e V_{DS} .

5.1.1 Funzionamento del JFET

Risulta più agevole comprendere il funzionamento del JFET osservando le sue *caratteristiche di uscita*, riportate per un JFET a canale n in fig. 5.2. Si consideri la curva $V_{GS} = 0$ e si proceda per valori di V_{DS} crescenti. Per bassi valori di V_{DS} il canale presenta un comportamento puramente resistivo, cioè la corrente I_D , che fluisce in esso, cresce proporzionalmente alla tensione V_{DS} presente ai suoi capi. Lungo il canale si stabilisce una distribuzione di potenziale sempre più positivo procedendo dal source al drain. Questo potenziale provoca la polarizzazione inversa della giunzione, più intensa dalla parte del drain, dove più forte è la differenza di potenziale, meno dalla parte del source.

Come è noto, a cavallo di una giunzione polarizzata inversamente si genera una *zona di svuotamento* tanto più estesa quanto più intensa è la polarizzazione inversa. Nel caso del JFET la zona di svuotamento, a causa della diversa densità di drogaggio fra zona p e zona n , si estende essenzialmente nel canale, penetrando più a fondo verso il drain, dove la polarizzazione inversa è più intensa, come si vede in fig. 5.3a dove, per semplicità grafica si è omissso il collegamento fra le due zone di gate.

All'aumentare di V_{DS} , mantenendo sempre $V_{GS} = 0$, la zona di svuotamento si estende, il canale si restringe e la I_D aumenta ancora ma sempre più blandamente a causa della sezione sempre più ridotta del canale. Si è in corrispondenza del tratto fortemente incurvato della caratteristica.

Quando la tensione di polarizzazione inversa tra drain e gate, che nel caso di $V_{GS} = 0$ coincide con V_{DS} , raggiunge la tensione di *pinch-off* o di *strozzamento* V_P , la larghezza del canale raggiunge il suo minimo. Per quanto V_{DS} aumenti, la sezione del canale e la velocità delle cariche rimangono pressoché costanti; si estende unicamente la zona interessata dallo strozzamento, come è indicato in fig. 5.3b. Pertanto la corrente I_D , la cui intensità dipende dalla sezione del canale e dalla velocità delle cariche, raggiunge la saturazione e rimane sostanzialmente costante.

Polarizzando negativamente il gate (ad esempio con $V_{GS} = -1$ V), la zona di svuotamento inizia a formarsi già con $V_{DS} = 0$, per cui nella zona a comportamento resistivo la I_D aumenta con la V_{DS} in modo meno marcato di prima ed il canale presenta, pertanto, una resistenza maggiore. Inoltre la tensione di strozzamento V_P viene raggiunta per una V_{DS} inferiore a prima (di 1 V nella fattispecie).

Fig. 5.3

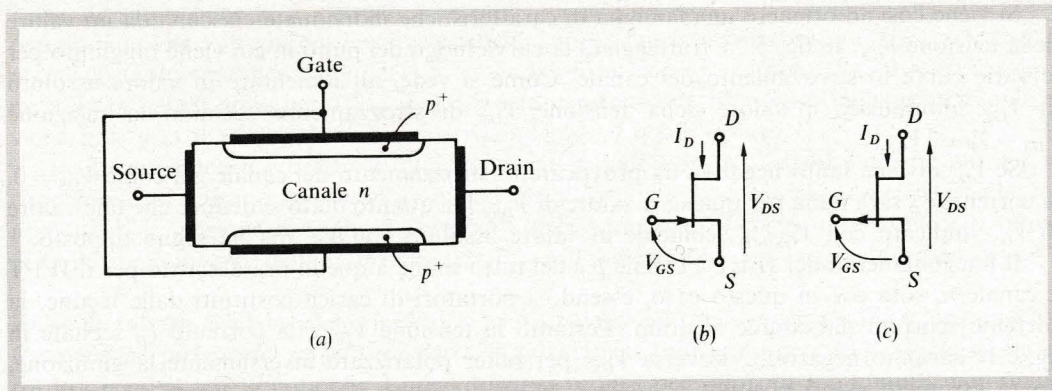


Fig. 5.1
(a) Struttura
di un JFET
a canale n;
(b) simbolo
del JFET
a canale n e
(c) a canale p.

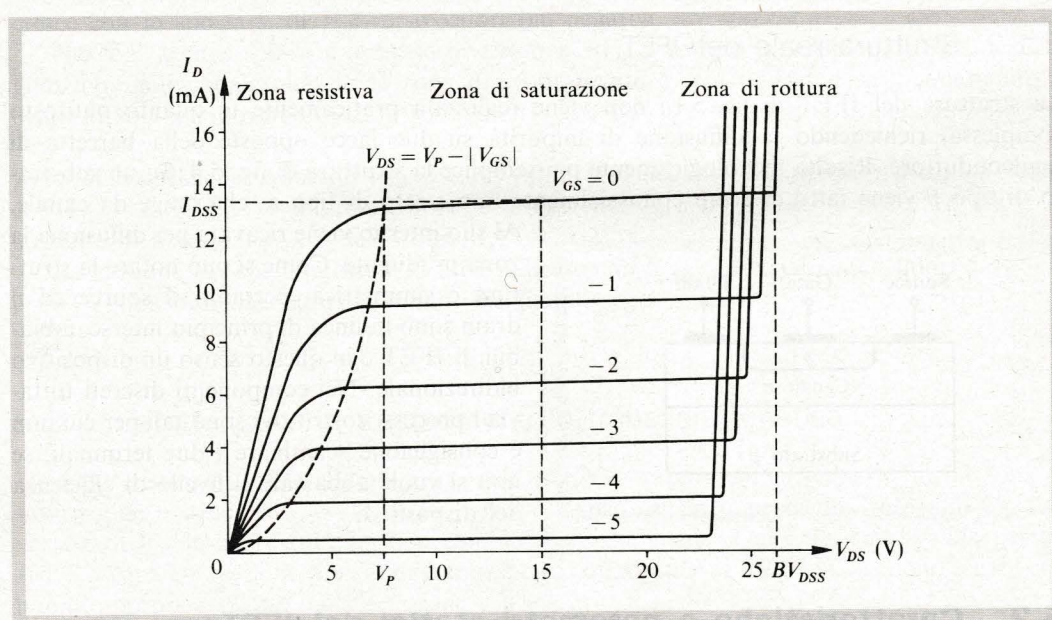


Fig. 5.2
Caratteristiche
d'uscita
di un JFET
a canale n.

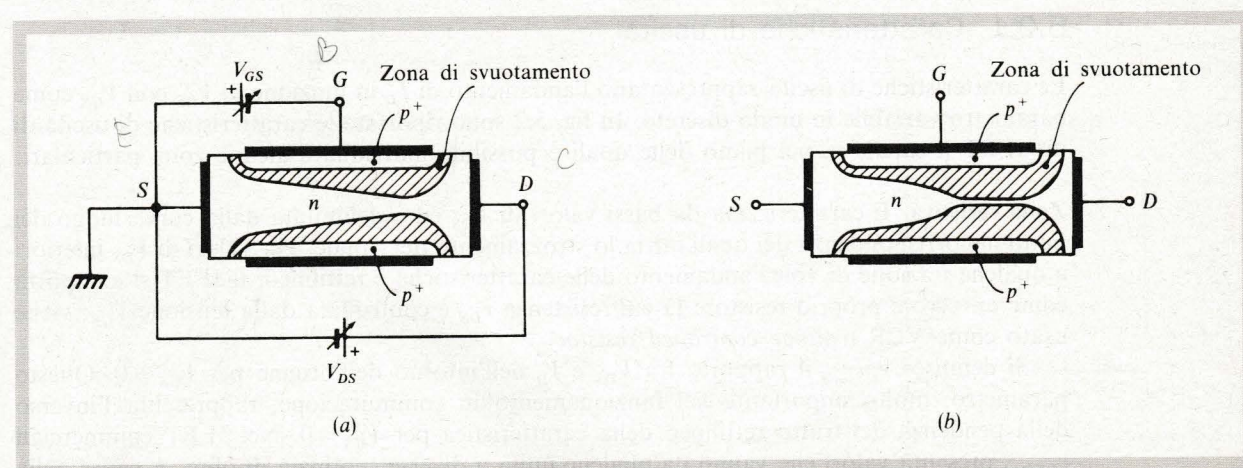


Fig. 5.3 Restringimento del canale: (a) prima e (b) dopo lo strozzamento (pinch-off).

Si viene così ad ottenere una famiglia di caratteristiche individuate ciascuna da un valore della tensione V_{GS} . In fig. 5.2 è tratteggiata la curva luogo dei punti in cui viene raggiunto per le varie curve lo strozzamento del canale. Come si vede, all'aumentare in valore assoluto di V_{GS} , diminuisce il valore della tensione V_{DS} di strozzamento secondo la relazione $V_{DS} = V_P - |V_{GS}|$.

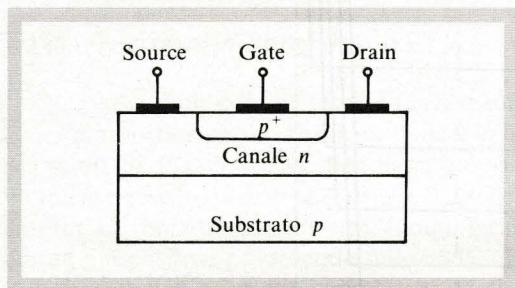
Se V_{GS} diviene tanto negativa da provocare lo strozzamento del canale già come $V_{DS} = 0$, la corrente I_D sarà nulla per qualsiasi valore di V_{DS} . Da quanto detto si deduce che tale valore di V_{GS} , indicato con $V_{GS(off)}$, coincide in valore assoluto con V_P , ma ha segno opposto.

Il funzionamento del JFET a canale p è del tutto simile a quello ora descritto per il JFET a canale n , solo che in questo caso, essendo i portatori di carica costituiti dalle lacune, la corrente scorrerà dal source al drain. Pertanto la tensione V_{DS} e la corrente I_D segnate in fig. 5.1c saranno negative. Viceversa V_{GS} , per poter polarizzare inversamente la giunzione, dovrà assumere valori positivi.

5.1.2 Struttura reale del JFET

La struttura del JFET di fig. 5.1a non viene realizzata praticamente in quanto piuttosto complessa, richiedendo la diffusione di impurità su due facce opposte della barretta di semiconduttore. Risulta tecnologicamente più semplice la struttura di fig. 5.4. Su un substrato di tipo p viene fatto crescere epitassialmente uno strato di tipo n , che funge da canale.

Fig. 5.4
Struttura reale
di un JFET
a canale n .



Al suo interno viene ricavata per diffusione la zona p^+ di gate. Come si può notare la struttura è simmetrica, pertanto il source ed il drain sono in linea di principio intercambiabili: il JFET è in questo senso un dispositivo bidirezionale. Nei componenti discreti tuttavia i processi costruttivi sono tali per cui non è consigliabile scambiare i due terminali, se non si vuole abbassare il livello di efficienza del dispositivo.

5.2 Caratteristiche e parametri statici del JFET

5.2.1 Caratteristiche di uscita

Le caratteristiche di uscita rappresentano l'andamento di I_D in funzione di V_{DS} con V_{GS} come parametro variabile in modo discreto. In fig. 5.2 sono riportate le caratteristiche di uscita di un JFET a canale n , nel piano delle quali è possibile individuare alcune zone particolari.

Zona resistiva. È caratterizzata da bassi valori di V_{DS} ed è delimitata dalla curva luogo dei punti in corrispondenza dei quali inizia lo strozzamento del canale. Per valori di V_{DS} inferiori a qualche frazione di volt l'andamento delle caratteristiche è rettilineo: il JFET si comporta come un vero e proprio resistore la cui resistenza r_{DS} è controllata dalla tensione V_{GS} ; viene usato come VCR (*voltage controlled resistor*).

Si definisce $r_{DS(on)}$ il rapporto fra V_{DS} e I_D nell'intorno dell'origine per $V_{GS} = 0$. Questo parametro, molto importante nel funzionamento in commutazione, rappresenta l'inverso della pendenza del tratto rettilineo della caratteristica per $V_{GS} = 0$. Nei JFET commerciali $r_{DS(on)}$ presenta valori che vanno da qualche unità a diverse centinaia di ohm. A causa della maggior mobilità degli elettroni rispetto alle lacune, questo parametro è più basso nei FET a canale n che in quelli a canale p .

Come si può vedere dal diagramma, per valori sempre più negativi di V_{GS} diminuisce la pendenza del tratto resistivo delle caratteristiche e pertanto r_{DS} aumenta.

Zona di saturazione o a corrente costante. Viene utilizzata nell'amplificazione lineare e corrisponde alla zona in cui le caratteristiche sono all'incirca orizzontali e I_{DS} è sostanzialmente costante e indipendente da V_{DS} . I manuali forniscono il valore di I_{DSS} ovvero il valore della I_D di saturazione per $V_{GS} = 0$. Poiché la caratteristica non è esattamente orizzontale, viene precisato il valore di V_{DS} in corrispondenza al quale è dato I_{DSS} .

In funzionamento corretto la giunzione gate-canale non deve assolutamente entrare in conduzione; si può tuttavia lavorare anche con il gate più positivo del source, purché la V_{GS} non superi la tensione di soglia V_y ($\approx 0,5$ V) della giunzione. Il costruttore fornisce il valore della corrente inversa della giunzione per $V_{GS} = 0$, indicandola con I_{GSS} (dell'ordine dei nA).

Zona di rottura o di breakdown. Valori elevati della tensione inversa sulla giunzione gate-canale ne provocano la rottura per effetto valanga. Indicando con BV_{DSS} la tensione di rottura per $V_{GS} = 0$, si nota che il breakdown si verifica per valori di V_{DS} minori, man mano che V_{GS} diviene più negativa. Infatti a parità di V_{DS} la tensione inversa ai capi della giunzione cresce con lo spostarsi di V_{GS} verso valori più negativi.

Nei fogli tecnici spesso è indicata la tensione BV_{GSS} , ovvero la tensione di rottura della giunzione gate-canale quando la zona di svuotamento è resa uniforme cortocircuitando il drain al source. L'ordine di grandezza di BV_{DSS} e BV_{GSS} è di qualche decina di volt.

Zona di interdizione. Allorché V_{GS} assume valori così negativi da strozzare il canale anche con $V_{DS} = 0$, il JFET è interdetto (OFF) e la corrente I_D è teoricamente nulla. In realtà la corrente di perdita $I_{D(off)}$ è dell'ordine del nA a 25°C.

La tensione V_{GS} che interdice il JFET è indicata con $V_{GS(off)}$. Ovviamente i valori di $V_{GS(off)}$ e di V_P coincidono in valore assoluto, ma hanno segno opposto.

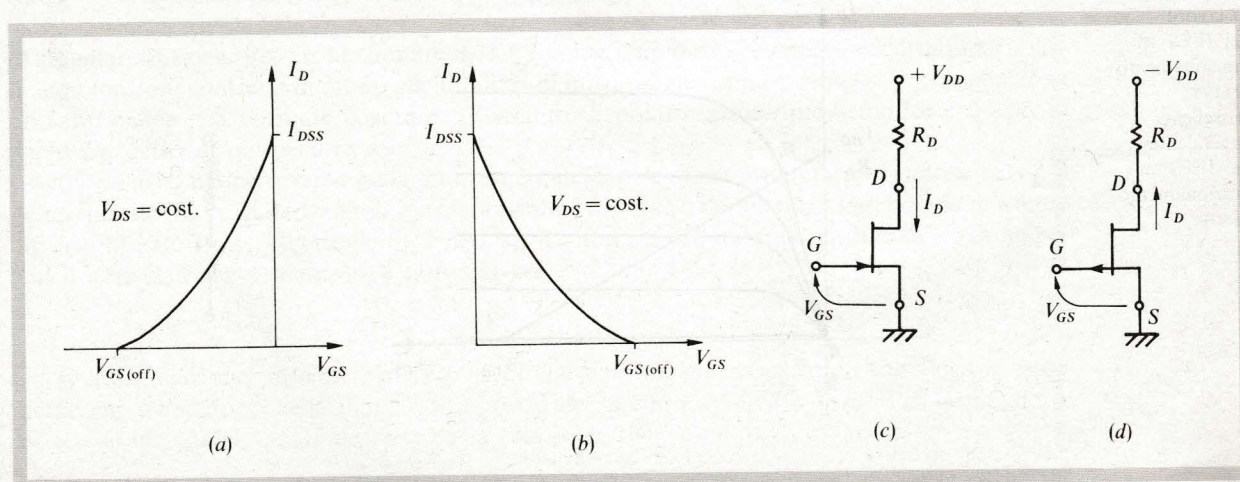
5.2.2 Caratteristica di trasferimento o transcaratteristica

La caratteristica di trasferimento o transcaratteristica rappresenta $I_D = f(V_{GS})$ nella zona di saturazione o a corrente costante in corrispondenza ad uno specificato valore di V_{DS} . Al variare di V_{DS} la curva tuttavia non cambia sostanzialmente. Dalla fig. 5.5a, valida per un JFET a canale n , si nota che l'andamento è circa quadratico. La I_D e la V_{GS} sono legate con buona approssimazione dalla relazione

$$I_D = I_{DSS} \left(1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2 \quad [5.1]$$

Fig. 5.5

Caratteristica di trasferimento di un JFET: (a) a canale n e (b) a canale p . Circuiti base di commutazione per JFET: (c) a canale n e (d) a canale p .



NA	LE
5-1	5-1
5-4	5-5
	5-6

La transcaratteristica è molto usata sia in fase di progetto sia di analisi. In realtà i processi tecnologici di produzione provocano un'ampia dispersione delle caratteristiche dei JFET contraddistinti dalla stessa sigla, sicché sui fogli tecnici è riportata, anziché una sola curva, un'intera famiglia di curve. Si pensi che per il JFET 2N3819 la I_{DSS} può variare da un esemplare all'altro da 2 a 20 mA e la $V_{GS(off)}$ da -2 a -8 V.

In fig. 5.5b è illustrata la caratteristica di trasferimento di un JFET a canale p . L'andamento della curva è analogo al precedente. Cambiano però il segno di V_{GS} , che in questo caso è positivo, e il verso di I_D , che ora è uscente dal drain e non entrante.

5.3 Il JFET come interruttore

In fig. 5.5c e d sono riportati i circuiti base di commutazione rispettivamente per un JFET a canale n e a canale p . Le correnti I_D sono indicate con il verso reale di scorrimento.

Interdizione. Per portare un JFET in interdizione (OFF) occorre, come si vede dalle caratteristiche di trasferimento, che sia

$$\begin{aligned} V_{GS} < V_{GS(off)} & \quad \text{JFET a canale } n \\ V_{GS} > V_{GS(off)} & \quad \text{JFET a canale } p \end{aligned} \quad [5.2a]$$

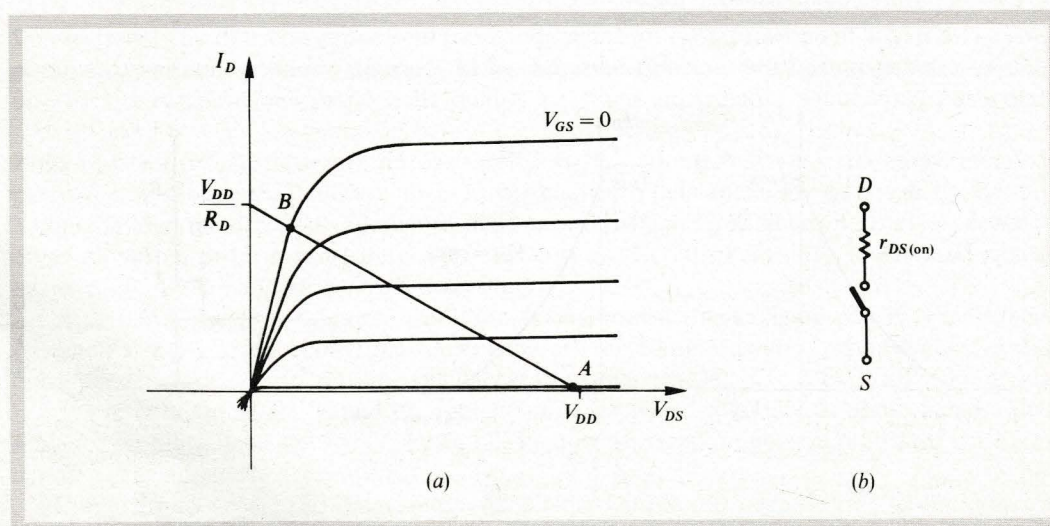
In fig. 5.6a sono riportate le caratteristiche di uscita e la retta di carico. In interdizione il punto di lavoro si porta in A , a cui corrisponde una $I_D \simeq 0$ e quindi una $V_{DS} \simeq V_{DD}$.

Conduzione. Ponendo $V_{GS} = 0$, il JFET entra nella zona di massima conduzione (ON). Sulle caratteristiche di fig. 5.6a il punto di funzionamento si sposta in B . Se il carico R_D è di valore sufficientemente elevato da far lavorare il JFET nella zona a resistenza costante, quest'ultimo si comporta come un resistore di valore $r_{DS(on)}$. È possibile allora rappresentare il JFET con lo schema equivalente di fig. 5.6b. Nello stato di conduzione del JFET l'interruttore è chiuso (ON), nello stato di interdizione l'interruttore è aperto (OFF).

Qualora non venga fornita dai fogli tecnici, è possibile esprimere con sufficiente approssimazione la resistenza $r_{DS(on)}$ mediante la relazione

$$r_{DS(on)} = -\frac{V_{GS(off)}}{2 I_{DSS}} \quad [5.2b]$$

Fig. 5.6
(a) Punti di lavoro del JFET in funzionamento ON-OFF;
(b) schema equivalente del JFET in funzionamento ON-OFF.



Co
esatta
valori
diretta

ESEM

Il JFET
alimen
adatti
nei du

SOLU

Per int

Si può
(qualch

Per por
indica

La cor

Il valor
conferm
tension

5.4

Autopo
lo con
di satur
fig. 5.7

La
gate tr
inversa
cui il g

Que
dezze c
uscita a

Come si può vedere nel diagramma di fig. 5.6a, nella zona resistiva le curve passano esattamente per l'origine e proseguono nel terzo quadrante per qualche decimo di volt. Per valori di V_{DS} più negativi ($V_{DS} < -V_{\gamma}$), la giunzione gate-canale risulterebbe polarizzata direttamente ed inizierebbe a condurre contro ogni regola di buon funzionamento.

NA	LE	ES
5-4	5-6	1-3

ESEMPIO 5.1

Il JFET a canale n di fig. 5.5c presenta $I_{DSS} = 20$ mA e $V_{GS(off)} = -4$ V. Sapendo che la tensione di alimentazione è $V_{DD} = 15$ V e che la resistenza sul drain è $R_D = 10$ k Ω , si chiede di stabilire i valori di V_{GS} adatti a portare il JFET in interdizione (OFF) e in piena conduzione (ON) e di determinare la tensione V_{DS} nei due stati.

SOLUZIONE

Per interdire il JFET in base all'eq. [5.2a] è necessario che

$$V_{GS} < V_{GS(off)} = -4 \text{ V}$$

Si può scegliere il valore $V_{GS} = -5$ V. Considerando trascurabile la corrente I_D del JFET in OFF (qualche nA) e quindi la caduta di tensione su R_D , risulta

$$V_{DS} \simeq V_{DD} = 15 \text{ V}$$

Per portare in piena conduzione il JFET si pone $V_{GS} = 0$. Nell'ipotesi che il JFET, con la resistenza R_D indicata, si porti in zona resistiva, dall'eq. [5.2b] si ricava

$$r_{DS(on)} = -\frac{V_{GS(off)}}{2I_{DSS}} = -\frac{-4}{2 \times 20 \times 10^{-3}} = 100 \text{ } \Omega$$

La corrente I_D vale allora

$$I_D = \frac{V_{DD}}{r_{DS(on)} + R_D} = \frac{15}{0,1 + 10} \simeq 1,5 \text{ mA}$$

Il valore di I_D , molto inferiore a quello corrispondente alla zona di saturazione ($I_{DSS} = 20$ mA), conferma che il punto di funzionamento del JFET si trova effettivamente in zona resistiva. Infine per la tensione V_{DS} si ottiene

$$V_{DS} = r_{DS(on)} I_D = 100 \times 1,5 \times 10^{-3} = 0,15 \text{ V}$$

5.4 Polarizzazione del JFET

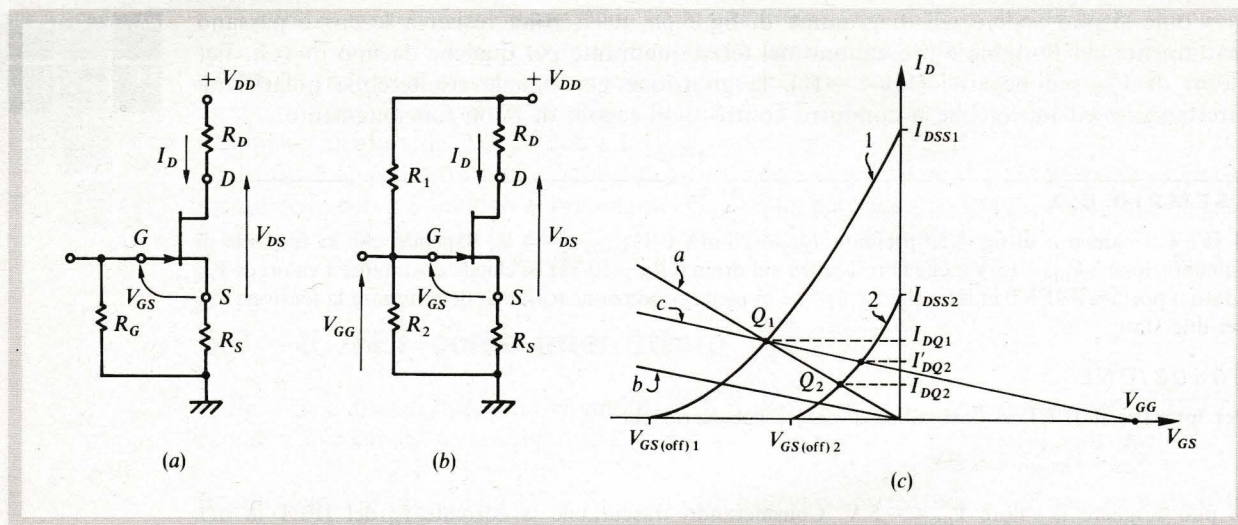
Autopolarizzazione. Per far funzionare il JFET come amplificatore lineare occorre polarizzarlo con tensioni continue in modo che il punto di funzionamento a riposo Q si porti nella zona di saturazione o a corrente costante. Il circuito di polarizzazione più semplice è quello di fig. 5.7a, detto di *autopolarizzazione*.

La polarizzazione inversa della giunzione gate-canale viene ottenuta portando a massa il gate tramite R_G e polarizzando positivamente il source tramite R_S . Essendo la corrente inversa di gate I_{GSS} trascurabile ($\simeq 1$ nA), su R_G non c'è caduta apprezzabile di tensione per cui il gate si trova a massa e si può scrivere

$$V_{GS} = -R_S I_D \quad [5.3a]$$

Questa relazione, insieme con l'eq. [5.1] che esprime la transcaratteristica, lega le grandezze che compaiono nella maglia di ingresso del circuito, ossia V_{GS} e I_D . Per la maglia di uscita a sua volta è possibile scrivere la relazione

$$V_{DD} = R_D I_D + V_{DS} + R_S I_D \quad [5.3b]$$

**Fig. 5.7**

(a) Circuito di autopolarizzazione;
(b) circuito con autopolarizzazione e polarizzazione fissa V_{GG} ;
(c) caratteristiche di trasferimento limite.

Dispersione delle transcaratteristiche. Come si è detto, le caratteristiche di trasferimento presentano una notevole dispersione; per JFET aventi la stessa sigla possono valere, ad esempio, le due curve limite 1 e 2 rappresentate in fig. 5.7c. Secondo il procedimento grafico abituale, il punto di funzionamento si trova all'intersezione della transcaratteristica $I_D = f(V_{GS})$ con la retta a rappresentante l'eq. [5.3a]. In questo caso i possibili punti di funzionamento si troveranno sulla retta a e saranno compresi fra i punti limite Q_1 e Q_2 , a cui corrispondono le due correnti di riposo I_{DQ1} e I_{DQ2} , piuttosto diverse fra loro. Questa forte dispersione della corrente I_{DQ} , con la conseguente dispersione della tensione V_{DSQ} , di solito non può essere accettata. Di norma interessa avere una I_{DQ} , e quindi una V_{DSQ} , le più uniformi possibile per tutti gli esemplari di JFET aventi la stessa sigla.

Per soddisfare a questa esigenza si potrebbe diminuire la pendenza della retta di carico aumentando il valore di R_S (retta b). Si verrebbe però a lavorare in una zona della caratteristica poco lineare e contraddistinta da una bassa amplificazione. Risulta allora più conveniente traslare la retta di carico in modo da farla passare per il punto V_{GG} , anziché per l'origine, ottenendo la curva c . In questo modo i valori limite di I_{DQ} risultano più vicini e il tratto di transcaratteristica interessato è sufficientemente lineare. Circuitualmente ciò si realizza mediante lo schema di fig. 5.7b, in cui il gate viene polarizzato tramite il partitore R_1 R_2 alla tensione V_{GG} espressa dalla relazione

$$V_{GG} = \frac{R_2}{R_1 + R_2} V_{DD} \quad [5.4]$$

Applicando il principio di Kirchhoff alla maglia di ingresso si ottiene l'equazione

$$V_{GS} = V_{GG} - R_S I_D \quad [5.5]$$

rappresentata per l'appunto dalla retta c . Risulta evidente che la differenza $I_{DQ1} - I_{DQ2}$ è in questo caso minore di $I_{DQ1} - I_{DQ2}$, quindi la dispersione è più contenuta.

È interessante notare l'effetto stabilizzante della resistenza R_S sul punto di funzionamento nei due circuiti di fig. 5.7a e b. Si supponga infatti che I_D tenda a variare per cause esterne, per esempio ad aumentare. Aumenterà di conseguenza la caduta su R_S e quindi V_{GS} tenderà a diventare più negativa, con ciò contrastando la tendenza iniziale all'aumento di I_D .

Influenza della temperatura. Nei FET l'influenza della temperatura non è così problematica come per i BJT. La corrente di drain infatti presenta un coefficiente termico negativo, dovuto al fatto che la mobilità dei portatori maggioritari decresce con l'aumentare della temperatura (all'opposto dei BJT, per i quali la corrente dei portatori minoritari cresce con la temperatu-

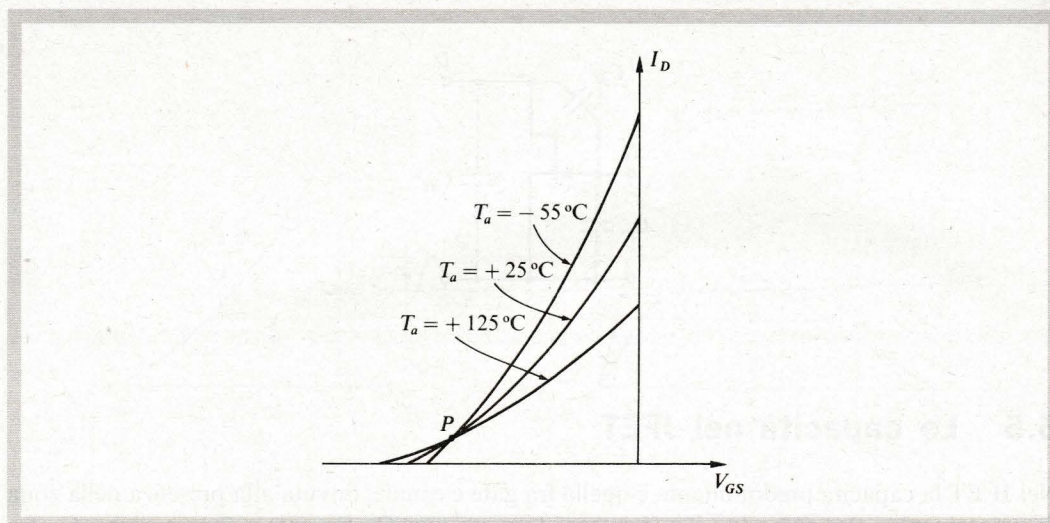


Fig. 5.8
Caratteristiche
di trasferimento
per diverse
temperature.

ra). Pertanto non si verifica il pericoloso fenomeno della fuga termica.

Tuttavia le caratteristiche variano notevolmente con la temperatura, come si vede in fig. 5.8. Esiste un punto P , di tensione $V_{GS} \simeq V_{GS(off)} + 0,7$ V, in cui l'effetto della temperatura è sostanzialmente nullo. Per avere una buona stabilità occorrerebbe lavorare intorno al punto P , dove però le caratteristiche sono poco lineari. Si preferisce normalmente lavorare in zone di maggiore linearità ed affidare alla R_S il compito di stabilizzazione anche nei confronti della temperatura.

Per i metodi di analisi e progetto si rimanda alla NA5-2.

NA	LE	ES
5-2	5-2	5-2

ESEMPIO 5.2

Nel circuito di autopolarizzazione di fig. 5.7a la tensione di alimentazione è $V_{DD} = 15$ V ed il JFET è lo stesso dell'esempio 5.1, ossia presenta $I_{DSS} = 20$ mA e $V_{GS(off)} = -4$ V. Volendo polarizzare il JFET in modo che $I_D = 7$ mA e $V_{DS} = 9$ V, si determinino i valori dei componenti resistivi del circuito.

SOLUZIONE

Dall'eq. [5.1] si ricava il valore di V_{GS} nel punto di funzionamento

$$V_{GS} = V_{GS(off)} \left(1 - \sqrt{\frac{I_D}{I_{DSS}}} \right) = -4 \left(1 - \sqrt{\frac{7}{20}} \right) = -1,63 \text{ V}$$

Pertanto in base all'eq. [5.3a] si ottiene

$$R_S = -\frac{V_{GS}}{I_D} = -\frac{-1,63}{7 \times 10^{-3}} = 230 \text{ } \Omega$$

Dall'eq. [5.3b] si calcola infine

$$R_D = \frac{V_{DD} - V_{DS} - R_S I_D}{I_D} = \frac{15 - 9 - 1,63}{7 \times 10^{-3}} = 620 \text{ } \Omega$$