
POLITECNICO DI MILANO – INGEGNERIA DELL'AUTOMAZIONE

ANNO ACCADEMICO 2013/2014

CORSO DI SISTEMI A EVENTI DISCRETI

Valerio Pavesi

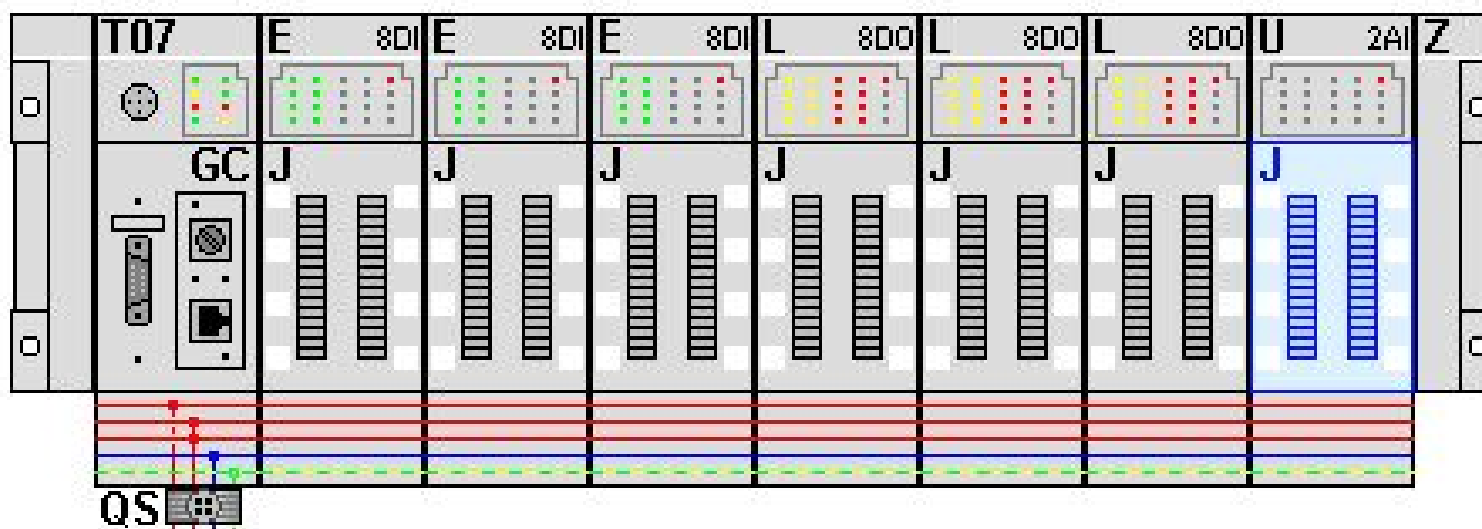
DESCRIZIONE DEL SISTEMA

E' chiaro il funzionamento del sistema?

Quali sensori ci sono? Di che tipo?

Quali attuatori ci sono? Come li comando?

CONFIGURAZIONE HARDWARE



CPU - ESEMPIO DATI TECNICI

A.1 Technical data

CPX-CEC/CPX-CEC-...	
General technical data for the CPX terminal	See CPX system manual: – Manual R.BE-CPX-SYS-...
Total number of axes – CPX-CEC-C1 – CPX-CEC-M1	31 31 (recommended: max. 8)
CPU data	Processor 400 MHz, 32 MB RAM, 32 MB flash
Configuration support	CoDeSys
Parameterisation	CoDeSys
Programming software	CoDeSys provided by Festo
Programming language	As per IEC 61131-3 LDR, STL, ST, FUN, SFC, also CFC
Program memory	4 MB user program
Protocol	CoDeSys Level 2, EasyIP, Modbus TCP, TCP/IP
Device-specific diagnostics	– Channel and module-oriented diagnostics – Undervoltage/short circuit of modules – Diagnostic memory
Additional functions – CPX-CEC/CPX-CEC-... – CPX-CEC-C1 – CPX-CEC-M1 – CPX-CEC	Diagnostic functions Motion functions for electric drives SoftMotion functions for electric drives RS232 communication function
Baud rate	10/100 bit/s as per IEEE802.3 (10BaseT) or 802.3u (100BaseTx)
Processing time	Approx. 200 µs/1k instructions
LED display (bus-specific)	TP: Ethernet connection: link/traffic

SCHEDE PER SEGNALI DIGITALI – ESEMPIO DATI TECNICI

Technical data – Interface		
Digital inputs		
Number		16
Fast clock pulse inputs		2, interruptible, response time 100 µs
Input voltage/current	[V DC]	24
Nominal value for FALSE	[V DC]	≤ 5
Nominal value for TRUE	[V DC]	≥ 15
Input signal delay	[ms]	20, 200, adjustable
		Additionally 0.2 ms with interrupt inputs
Electrical isolation		Yes, via optocoupler
Status display	[V DC]	LED
Switching logic		Positive logic (PNP)

SCHEDE PER SEGNALI ANALOGICI – ESEMPIO DATI TECNICI

Technical data – Interfaces			
		CECX-A-4E4A-V	CECX-A-4E4A-A
Analogue inputs			
Number		4	4
Resolution	[bit]	14	14
Signal range	[V]	0 ... 10 Vref	–
		±10	–
	[mA]	–	0 ... 20
		–	4 ... 20
Value of the least significant bit (LSB)	[mV]	1.3	–
	[µA]	–	1.35
Supply voltage for actuators	[V DC]	10 ±2.5% (max. 20 mA)	–
Input resistance	[Ω]	10 10 ⁶	< 200
Absolute accuracy at 25 °C	[%]	±0.01	±0.01
Sampling repeat time	[ms]	1	1
Galvanic isolation		No	No
Analogue outputs			
Number		4	4
Resolution	[bit]	12	12
Max. load resistance	[Ω]	≥ 1,000	≤ 600
Signal range	[V]	±10	–
	[mA]	–	0 ... 20
Value of the least significant bit (LSB)	[mV]	5.32	–
	[µA]	–	5.39
Conversion time	[ms]	1	1
Absolute accuracy at 25 °C	[%]	±0.15	±0.15

SEGNALI ANALOGICI – TIPOLOGIE PRINCIPALI

I segnali analogici, sempre in corrente continua; sono tipicamente di due tipi:

- segnali in tensione 0 – 10 V

- segnali in corrente 4 – 20 mA

Segnali in tensione:

- sono economici da gestire (+)

- sono soggetti a disturbi (–)

- i sensori possono essere installati solo a poca distanza dalla scheda di acquisizione (–)

Segnali in corrente

- hanno elevata resistenza ai disturbi (+)

- i sensori possono essere installati a centinaia di metri di distanza dalla scheda di acquisizione (+)

- sono generalmente costosi da gestire (–)

SEGNALI ANALOGICI - RISOLUZIONE

I segnali analogici vengono acquisiti dal PLC e convertiti in digitale, con una risoluzione che dipende dal numero di bit della scheda.

Bit Nr.		Unità		15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Valore Bit		Dec.	Hex.	VZ	2 ¹⁴	2 ¹³	2 ¹²	2 ¹¹	2 ¹⁰	2 ⁹	2 ⁸	2 ⁷	2 ⁶	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰
Risoluzione in bit + segno	8	128	80	*	*	*	*	*	*	*	*	*	0	0	0	0	0	0	0
	9	64	40	*	*	*	*	*	*	*	*	*	0	0	0	0	0	0	0
	10	32	20	*	*	*	*	*	*	*	*	*	*	0	0	0	0	0	0
	11	16	10	*	*	*	*	*	*	*	*	*	*	*	0	0	0	0	0
	12	8	8	*	*	*	*	*	*	*	*	*	*	*	*	0	0	0	0
	13	4	4	*	*	*	*	*	*	*	*	*	*	*	*	*	0	0	0
	14	2	2	*	*	*	*	*	*	*	*	*	*	*	*	*	*	0	0
	15	1	1	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*	*

RIPASSO LADDER – ELEMENTI DI BASE

Contatto normalmente aperto



Contatto normalmente chiuso

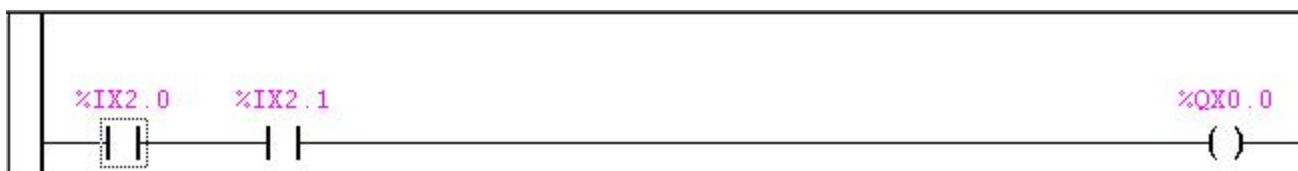


Bobina

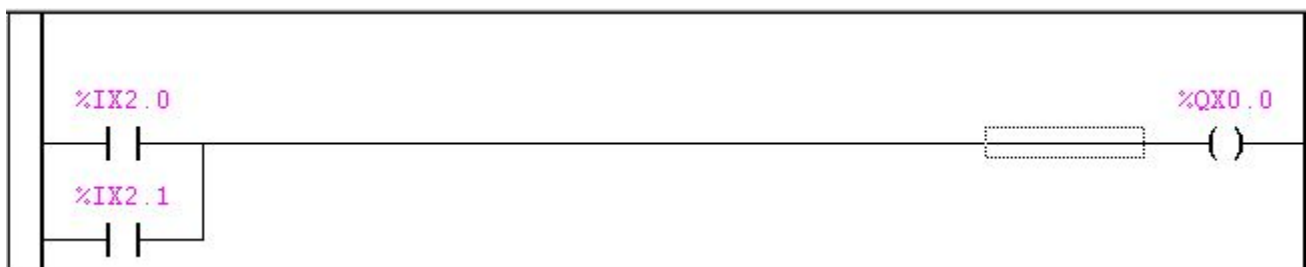


RIPASSO LADDER – LOGICA BOOLEANA

AND

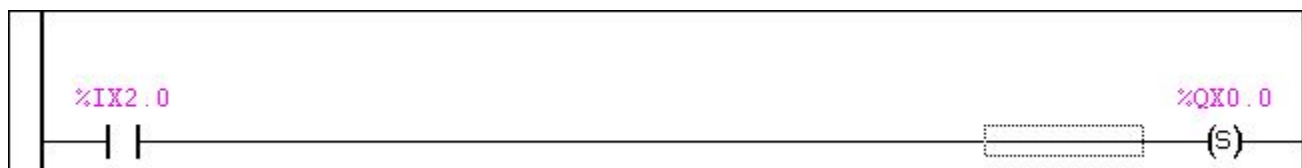


OR

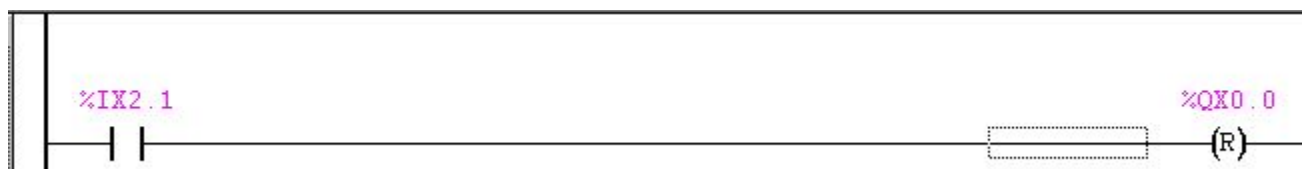


RIPASSO LADDER – SET, RESET, ASSEGNAZIONE

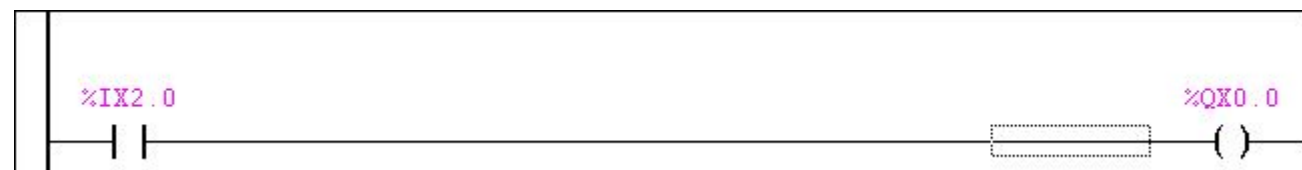
SET



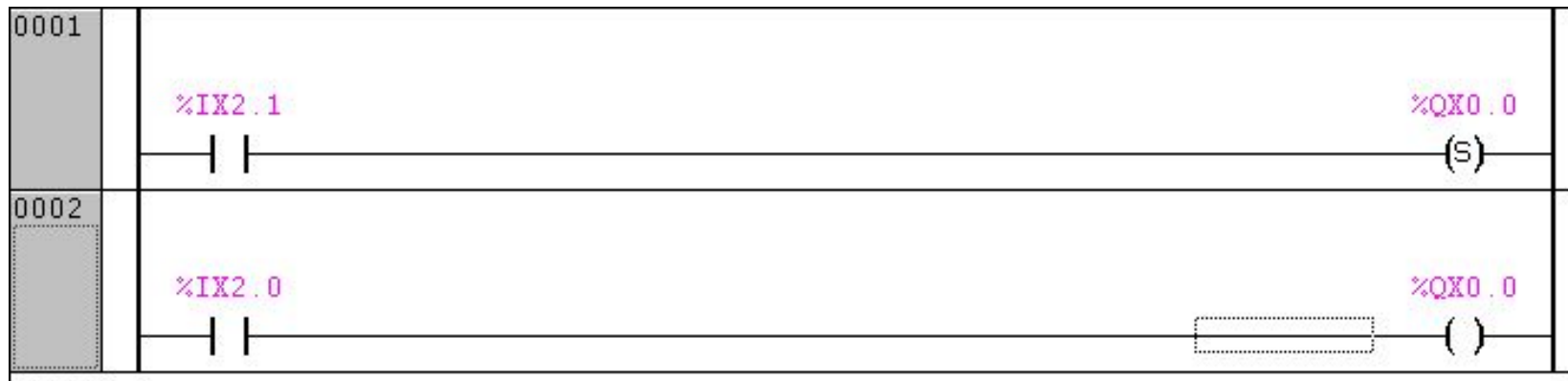
RESET



ASSEGNAZIONE

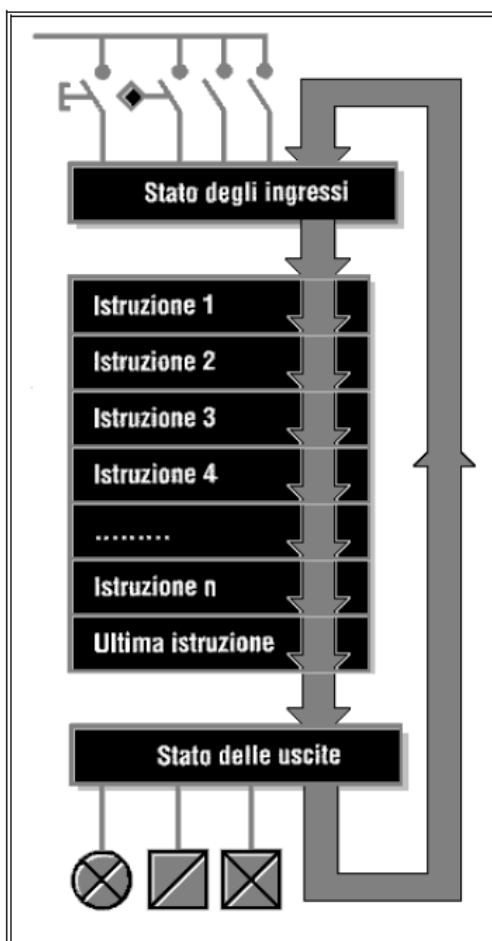


RIPASSO LADDER – DIFFERENZA TRA SET ED ASSEGNAZIONE

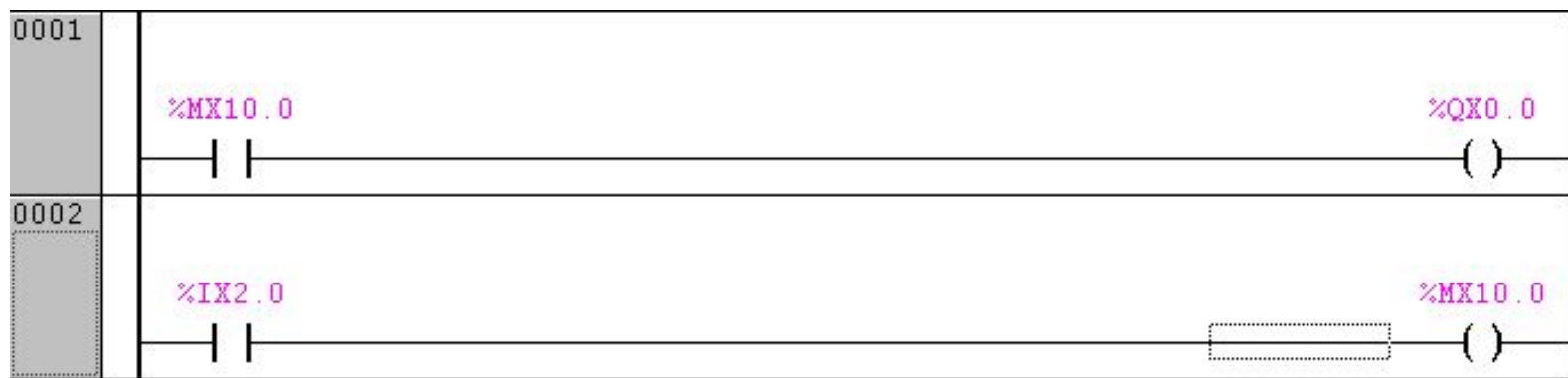


Come si comporta l'uscita QX0.0?

CICLO DI SCANSIONE



CICLO DI SCANSIONE - ESEMPIO



Che relazione c'è tra i tre elementi?

UN METODO DI PROGRAMMAZIONE: IL SEQUENZIATORE

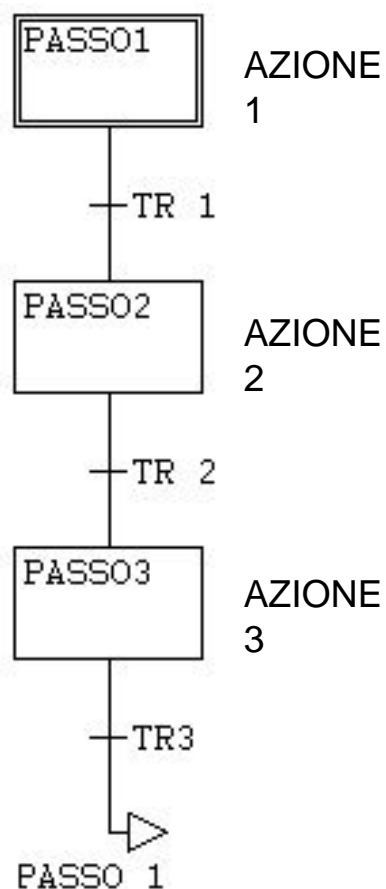
Un metodo molto diffuso per la scrittura dei programmi PLC è la sequenza di passi e transizioni.

E' perfetto per schematizzare il funzionamento di sistemi ad eventi discreti.

Il programma è facilmente leggibile ed agevola la manutenzione dell'impianto:

In qualsiasi momento sono in grado di sapere in che stato si trova la macchina,
e cosa manca per passare al successivo.

IL SEQUENZIATORE – SCHEMA A BLOCCHI



Ciascun passo rappresenta uno stato del sistema, le transizioni sono le condizioni per passare da uno stato al successivo.

Ad ogni passo sono associate le azioni da compiere.

Le transizioni sono tipicamente combinazioni logiche. Ad esempio:
 $TR1 = \%IX2.0 \text{ AND NOT } \%IX2.1$

IL SEQUENZIATORE – IMPLEMENTAZIONE IN LADDER



CODESYS – 3S

E' un ambiente di sviluppo multiplatforma, conforme allo standard 1131-3

Link per scaricare Codesys (versione 2.3.9.28):

http://www.festo.com/net/it_it/SupportPortal/default.aspx?q=567347&tab=4&s=t

Link per scaricare il target della CPU :

http://www.festo.com/net/it_it/SupportPortal/default.aspx?q=567347&tab=5&s=t