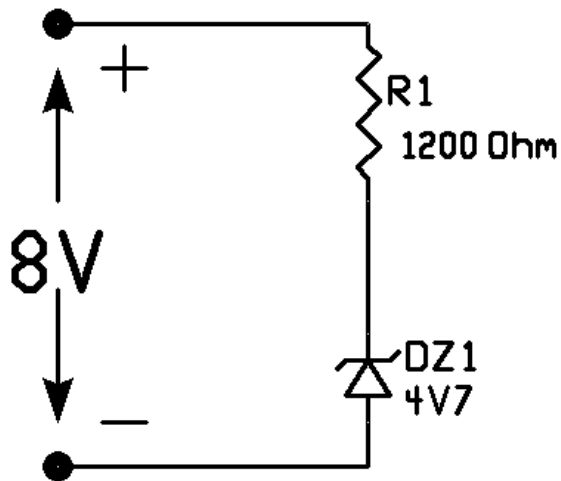


## Diodo Zener

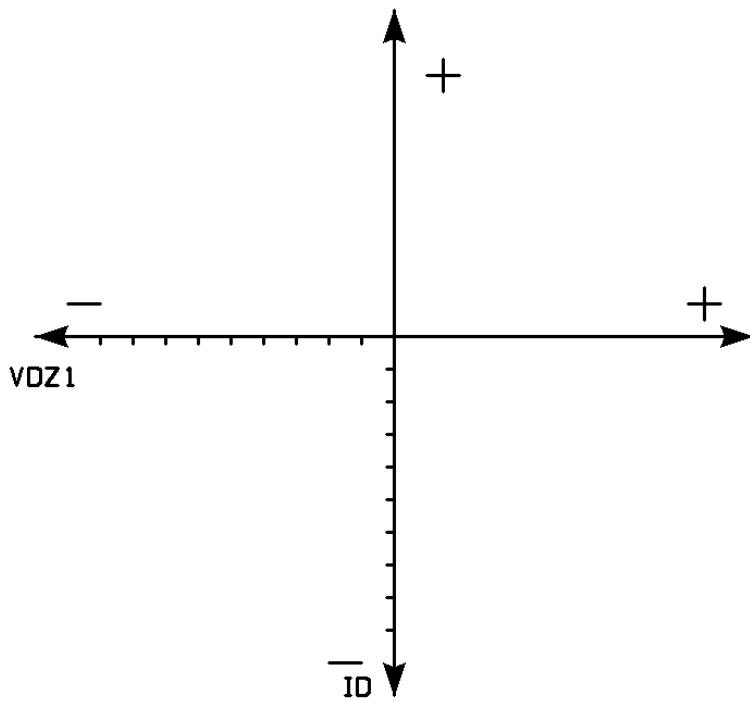
Misurare la tensione ai capi di DZ1 al variare di R1 ed annotare i valori MISURATI.

Calcolare per ogni valore di R1 la corrente ID circolante.

Riportare sul grafico l'andamento della tensione-corrente ai capi di DZ1

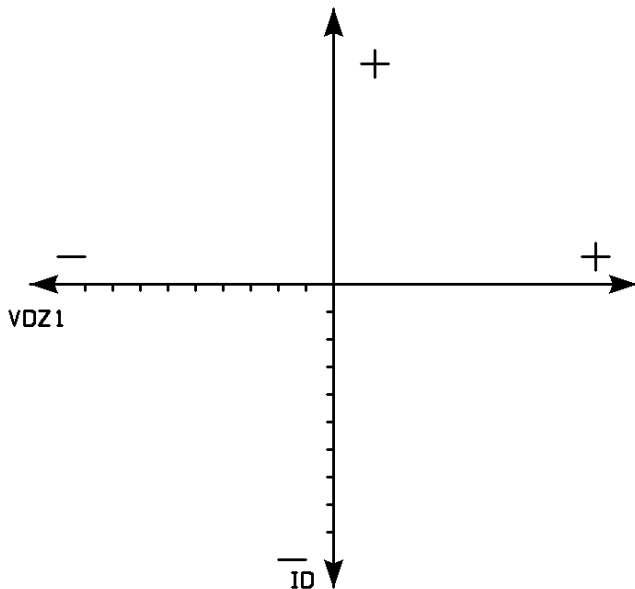


R1 (Ohm)	VDZ1 (V) MISURATO	ID (mA) CALCOLATO
100		
150		
470		
1200		
2700		
10k		
22k		
68k		
100k		



Ripetere l'esperienza precedente utilizzando un diodo zener da 5,6V

R1 (Ohm)	VDZ1 (V) MISURATO	ID (mA) CALCOLATO
100		
150		
470		
1200		
2700		
10k		
22k		
68k		
100k		



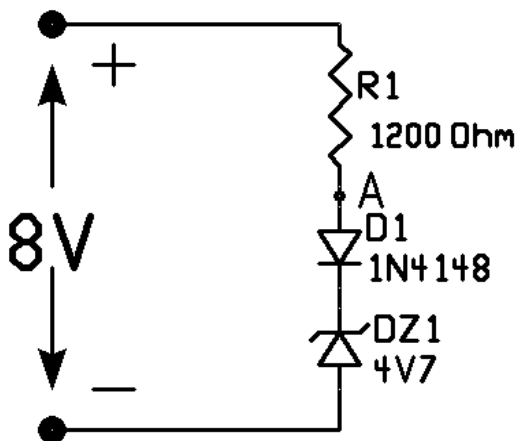
## Zener in serie ad un diodo

Montare il circuito di seguito riportato su B.B.

Misurare la tensione ai capi di D1. Risulta  $V_{D1} = V$

Misurare la tensione ai capi di DZ1. Risulta  $V_{DZ1} = V$

Misurare la tensione al punto A. Risulta  $V_A = V$



Sostituire R1 con una resistenza di 2700 Ohm e ripetere la verifica precedente.

Misurare la tensione ai capi di D1. Risulta  $V_{D1} = V$

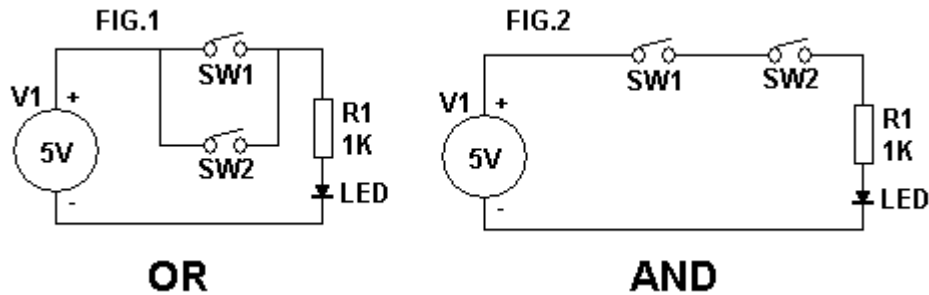
Misurare la tensione ai capi di DZ1. Risulta  $V_{DZ1} = V$

Misurare la tensione al punto A. Risulta  $V_A = V$

OSSERVAZIONI:

## Porte logiche fondamentali

Operazione OR - AND con interruttori



Notiamo che nel circuito di Fig 1

Affinchè sia illuminato il led è sufficiente che  $\bigcirc$  lo switch 1  $\bigcirc$  lo switch 2 sia chiuso

Notiamo che nel circuito di Fig 2

Affichè sia illuminato il LED è necessario che siano chiusi lo switch 1  $\text{E}$  lo switch 2

Montiamo i circuiti su B.B. e completiamo le tabella sottostanti.

N.B. gli switch possono essere sostituiti da semplici cavallotti

Tabella relativa al circuito di Fig.1

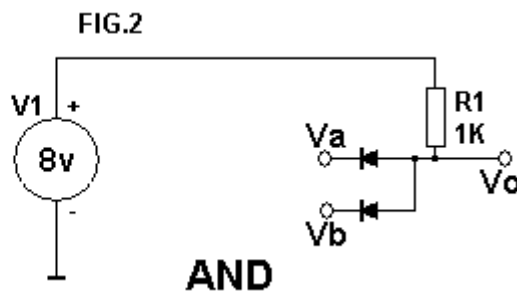
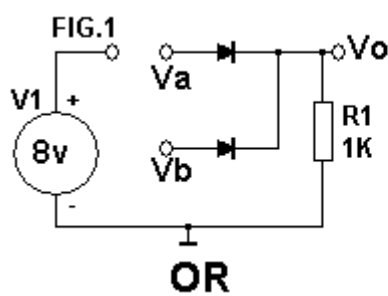
SW1 (chiuso/ aperto)	SW2 (chiuso/ aperto)	LED (spento/ acceso)
chiuso	chiuso	
chiuso	aperto	
aperto	chiuso	
aperto	aperto	

Tabella relativa al circuito di Fig.2

SW1 (chiuso/ aperto)	SW2 (chiuso/ aperto)	LED (spento/ acceso)
chiuso	chiuso	
chiuso	aperto	
aperto	chiuso	
aperto	aperto	

---

**Operazione OR - AND - circuito con resistenze e diodi**



Notiamo nel circuito di Fig.1 che :

è sufficiente che  $V_a$  O  $V_b$  siano collegati al positivo dell'alimentazione  $V_1$  che  $V_o$  abbia una tensione prossima a quella di alimentazione.

Notiamo nel circuito di Fig.2 che :

è necessario che  $V_a$  E  $V_b$  siano collegati al positivo affinché  $V_o$  possieda una tensione prossima a quella di alimentazione. Infatti è sufficiente che uno solo dei due ingressi  $V_a$  oppure  $V_b$  siano collegati al meno affinché  $V_o$  sia ad una tensione prossima a zero.

Montiamo i circuiti su B.B. e completiamo le tabella sottostanti.

Tabella relativa al circuito di Fig.1

$V_a$ (v)	$V_b$ (v)	$V_o$ (v)

Tabella relativa al circuito di Fig.2

$V_a$ (v)	$V_b$ (v)	$V_o$ (v)

### Operazione OR - AND con circuiti integrati TTL

Gli integrati sotto illustrati sono di tipo TTL. La loro alimentazione è 5v (+/-5%)

Il loro contenitore è di tipo Dual in line. Infatti i pin di ingresso/uscita sono disposti

su due linee in quantità uguale. (ES. 7+7 pin)

La distanza tra pin e pin è di 2,54mm (1/10 pollice) standard. Si adattano quindi precisamente (come quasi tutti i circuiti integrati, ad essere montati su breadboarding. Il costo è assai limitato (decimi di euro)

Il nome di questa famiglia è una sigla che è interpretabile come segue:

Primi due numeri = 74 per la serie civile (industriale), 54 per quella militare (con caratteristiche migliori)

Qli ultimi due/tre numeri identificano il tipo di dispositivo (AND, OR, NOT, ecc..)

Tra i primi due numeri e gli ultimi due/tre può trovarsi una delle seguenti lettere che hanno il significato:

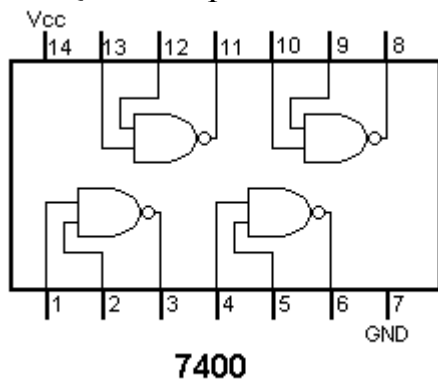
L = low power (basso consumo ma conseguente leggera diminuzione di velocità - minor corrente di ingresso ed uscita

S = Scotky (tecnologia che consente una maggiore velocità

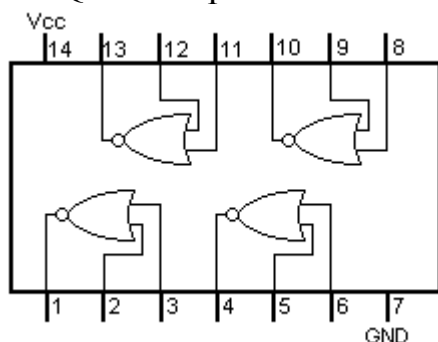
LS = combinazione delle due precedenti

Le sigle che precedono sono la marca costruttrice.

#### 7400 Quad 2-input NAND Gates

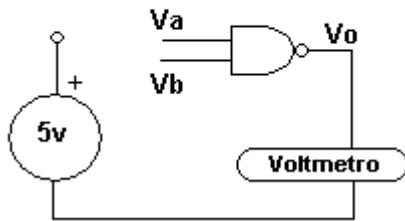


#### 7402 Quad 2-input NOR Gates



**Montiamo su B.B. il circuito integrato 7400** ed utilizziamo indifferentemente una delle quattro

porte disponibili per realizzare il circuito in figura. Alimentiamo il circuito con 5v.

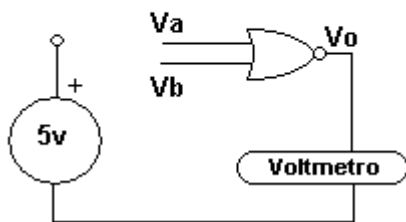


Collegiamo gli ingressi Va e Vb a massa oppure al positivo come riportato nella tabella precedente ed osserviamo la tensione di uscita e trascriviamola nella tabella

VA (v)	Vb (v)	Vo (v)
0	0	
0	1	
1	0	
1	1	

---

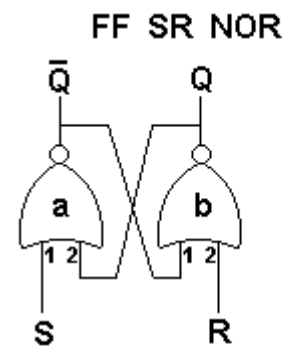
**Montiamo su B.B. il circuito integrato 7402** ed utilizziamo indifferentemente una delle quattro porte disponibili per realizzare il circuito in figura. Alimentiamo il circuito con 5v.



Collegiamo gli ingressi Va e Vb a massa oppure al positivo come riportato nella tabella precedente ed osserviamo la tensione di uscita e trascriviamola nella tabella

VA (v)	Vb (v)	Vo (v)
0	0	
0	1	
1	0	
1	1	

## FLIP FLOP SR con operatori OR



S	R	$\bar{Q}$	Q	
0	0	1	0	Dato memorizzato in precedenza
0	0	0	1	
0	1	1	0	Sempre
1	0	0	1	Sempre
1	1			Indeterminato

### Descrizione

Il flip flop SR è la più semplice unità di memoria che si possa realizzare.

E' dotato di due terminali di ingresso S=set, R= reset. L'ingresso SET setta l'uscita Q (H) che rimane invariata fino a quando si interviene sull'ingresso R che la resetta.

### Funzionamento

Partenza con stato determinato				
S	R	Q	Qneg.	Descrizione
1	1	0	0	Indeterminato
1	0	1	0	Sempre setto Q
0	0	1	0	Q=1 non cambia. Lo stato di Set (Q=1) resta memorizzato anche se S=0
1	0	1	0	Q=1 non cambia
0	0	1	0	Q=1 non cambia
0	1	0	1	Resetto Q. Qneg=1
0	0	0	1	non cambia
0	1	0	1	non cambia

Notiamo che per S=1, R=1 le uscite sono Indeterminate (prive di significato)

Per  $S=1$ ,  $R=0$  è  $Q=1$  mentre  $Q_{negato}=0$  (obbligatoriamente).

Per  $S=0$ ,  $R=0$ , le uscite  $Q$  e  $Q_{negato}$  non cambiano stato e resta così memorizzato il Set precedentemente posto=1. Anche lo stato di Reset resta memorizzato nello stesso modo.

<i>Partenza con stato indeterminato</i>				
S	R	Q	Qneg.	Descrizione
0	0	1 0	0 1	Uno dei due casi è possibile.
1	0	1	0	Sempre (setto $Q=1$ )
0	0	1	0	$Q=1$ non cambia Lo stato di Set ( $Q=1$ ) resta memorizzato anche se $S=0$
1	0	1	0	$Q=1$ non cambia
0	0	1	0	$Q=1$ non cambia
1	0	1	0	$Q=1$ non cambia

I passi successivi riportati in tabella sono gli stessi della tabella precedente.

***Notiamo complessivamente che:***

$S=1$  \_\_\_  $R=1$  → INDETERMINATO

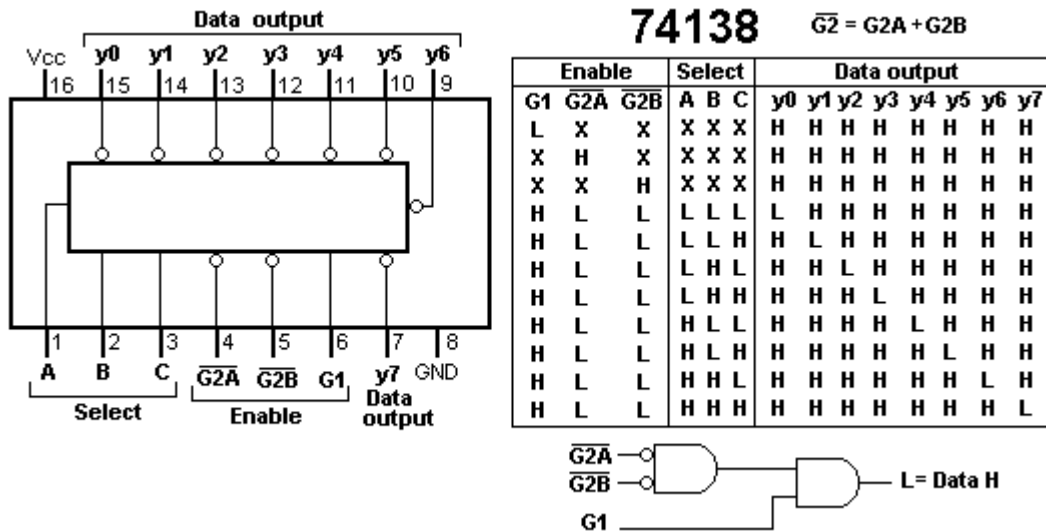
$S=1$  \_\_\_  $R=0$  →  $Q=1$  \_\_\_  $Q_{neg.}=0$  ***Sempre***

$S=0$  \_\_\_  $R=1$  →  $Q=0$  \_\_\_  $Q_{neg.}=1$  ***Sempre***

$S=0$  \_\_\_  $R=0$  →  $Q=1$  \_\_\_ ***mantiene lo stato precedentemente fissato.***

***N.B. All'accensione nel caso si colleghino  $S=0$ ,  $R=0$ , non è possibile determinare lo stato  $Q$  e  $Q_{neg.}$  che saranno comunque sempre naturalmente contrari.***

## Decodifica 3 TO 8 Line



Il circuito integrato in esame è in grado di abbassare il livello della uscita (Y) selezionata dagli ingressi A,B,C selettivi.

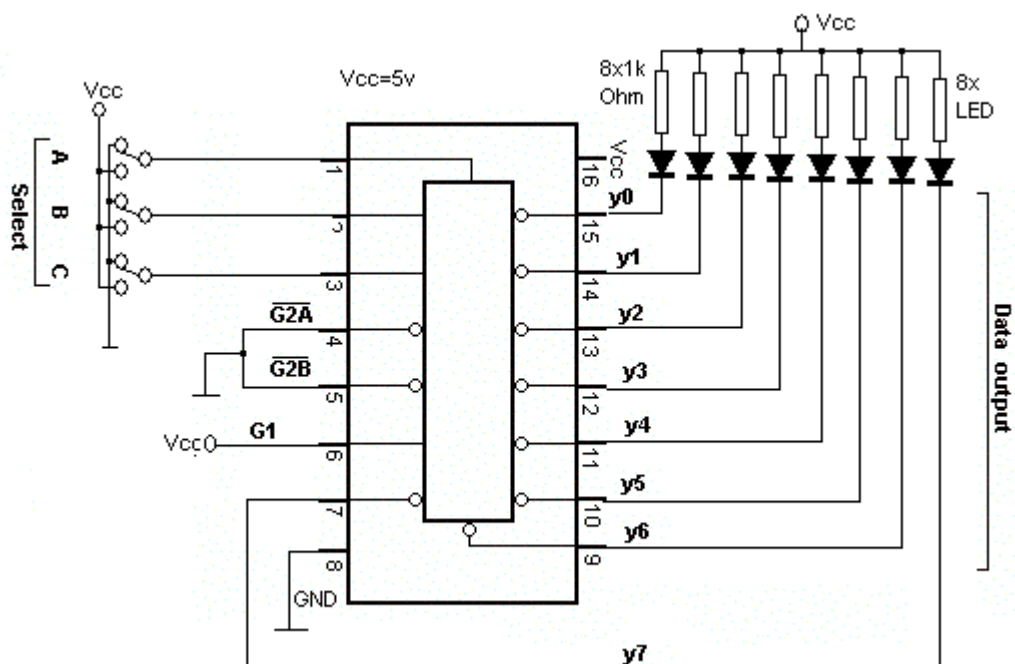
Nel circuito che segue verificheremo il funzionamento.

Selezionando tramite i pin 1,2,3 una uscita vedremo alla corrispondente uscita illuminarsi il led ad essa collegata.

ESEMPIO:

Poniamo pin1=0, pin2=1, pin3=0. Si illuminerà il LED collegato all'ingresso y2

Notiamo che 010 corrisponde in binario alla cifra decimale 2 (y2)



## **Decodifica 7 segmenti**

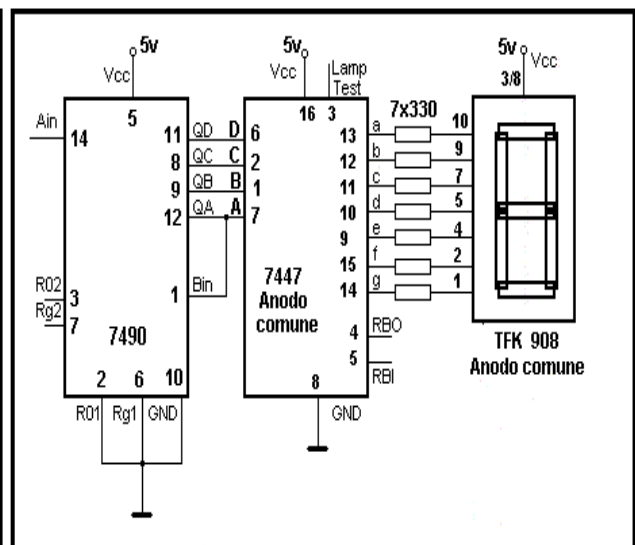
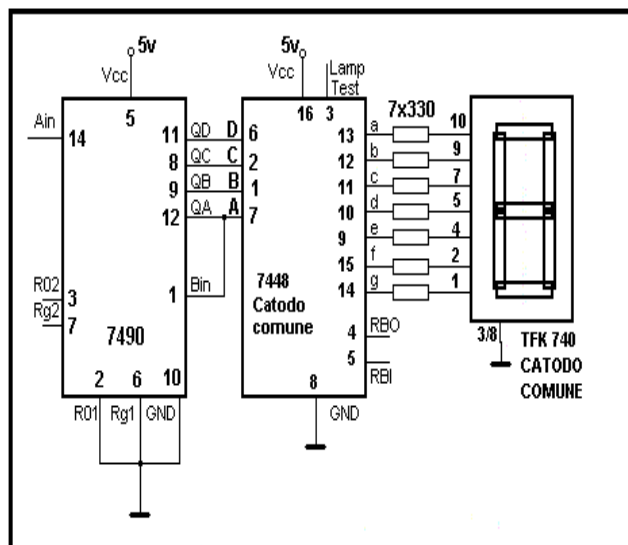
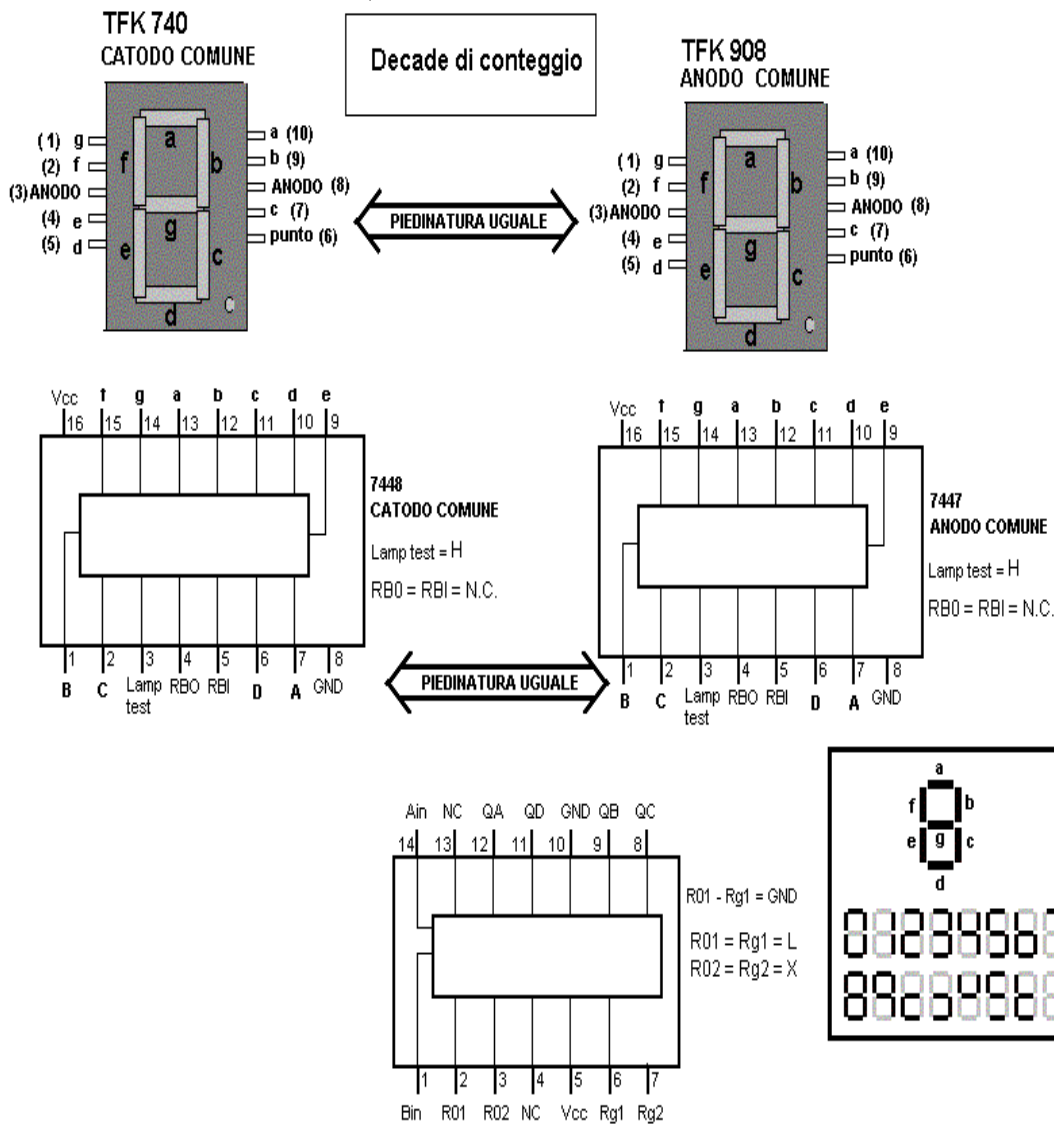
Gli integrati 7447 e 7448 sono utilizzati per pilotare display a 7 segmenti (LED)

Il 7448 per display a CATODO comune

Il 7447 per display ad ANODO comune

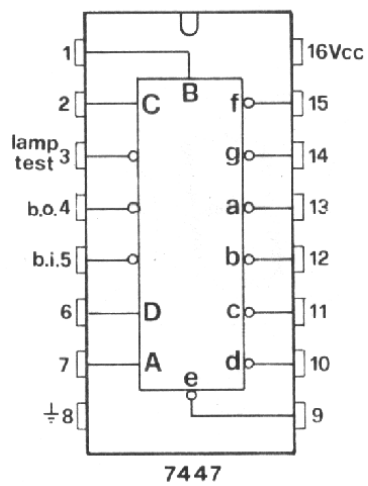
### **Verifica pratica**

Utilizzando un display tipo MAN74A oppure TFK740 (catodo comune) ed un C.I. 7448 montare una decade di conteggio.



2  
1/1  
1/1**7447**

Vedi foglio dati 7448 per  
ulteriori specifiche.  
(7448=catodo com.)

**ANODO COMUNE**



## MM54C48/MM74C48 BCD-to-7 Segment Decoder

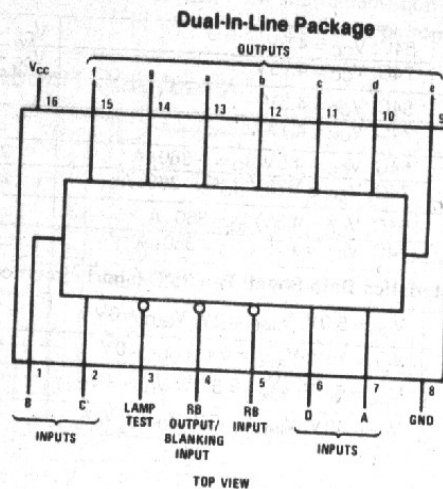
### General Description

The MM54C48/MM74C48 BCD-to-7 segment decoder is a monolithic complementary MOS (CMOS) integrated circuit constructed with N- and P-channel enhancement transistors. Seven NAND gates and one driver are connected in pairs to make binary-coded decimal (BCD) data and its complement available to the seven decoding AND-OR-INVERT gates. The remaining NAND gate and three input buffers provide test blanking input/ripple-blanking output, and ripple-blanking inputs.

### Features

- Wide supply voltage range 3.0V to 15V
- Guaranteed noise margin 1.0V
- High noise immunity 0.45 V<sub>CC</sub> (typ.)
- Low power fan out of 2
- TTL compatibility driving 74L
- High current sourcing output (up to 50 mA)
- Ripple blanking for leading or trailing zeros (optional)
- Lamp test provision

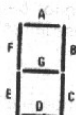
### Connection Diagram



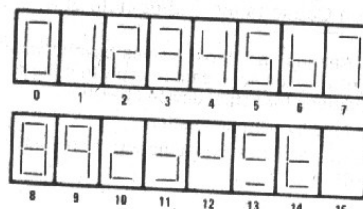
Order Number MM54C48J or MM74C48J  
See NS Package J16A

Order Number MM54C48N or MM74C48N  
See NS Package N16E

### Segment Identification



### Numerical Designations and Resultant Displays



# Truth Table

Direct drive of LC's not recommended for life of LC readouts.

DECIMAL OR FUNCTION	INPUTS						BI/RBO†	OUTPUTS								NOTE
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g		
0	H	H	L	L	L	L	H	H	H	H	H	H	H	L	1	
1	H	X	L	L	L	H	H	L	H	L	L	L	L	L		
2	H	X	L	L	H	L	H	H	H	L	H	H	L	H		
3	H	X	L	L	H	H	H	H	H	H	H	L	L	H		
4	H	X	L	H	L	L	H	L	H	H	L	L	H	H		
5	H	X	L	H	L	H	H	H	L	H	H	L	H	H		
6	H	X	L	H	H	L	H	L	L	H	H	H	H	H		
7	H	X	L	H	H	H	H	H	H	H	L	L	L	L		
8	H	X	H	L	L	L	H	H	H	H	H	H	H	H		
9	H	X	H	L	L	H	H	H	H	H	L	L	H	H		
10	H	X	H	L	H	L	H	L	L	L	H	H	L	H		
11	H	X	H	L	H	H	H	L	L	H	H	L	L	H		
12	H	X	H	H	L	L	H	L	H	L	L	L	H	H		
13	H	X	H	H	L	H	H	H	L	L	H	L	H	H		
14	H	X	H	H	H	L	H	L	L	L	H	H	H	H		
15	H	X	H	H	H	H	H	L	L	L	L	L	L	L		
BI	X	X	X	X	X	X	L	L	L	L	L	L	L	L	2	
RBI	H	L	L	L	L	L	L	L	L	L	L	L	L	L	3	
LT	L	X	X	X	X	X	H	H	H	H	H	H	H	H	4	

H = high level, L = low level, X = irrelevant

**Note 1:** The blanking input (BI) must be open when output functions 0–15 are desired. The ripple-blanking input (RBI) must be high, if blanking of a decimal zero is not desired.

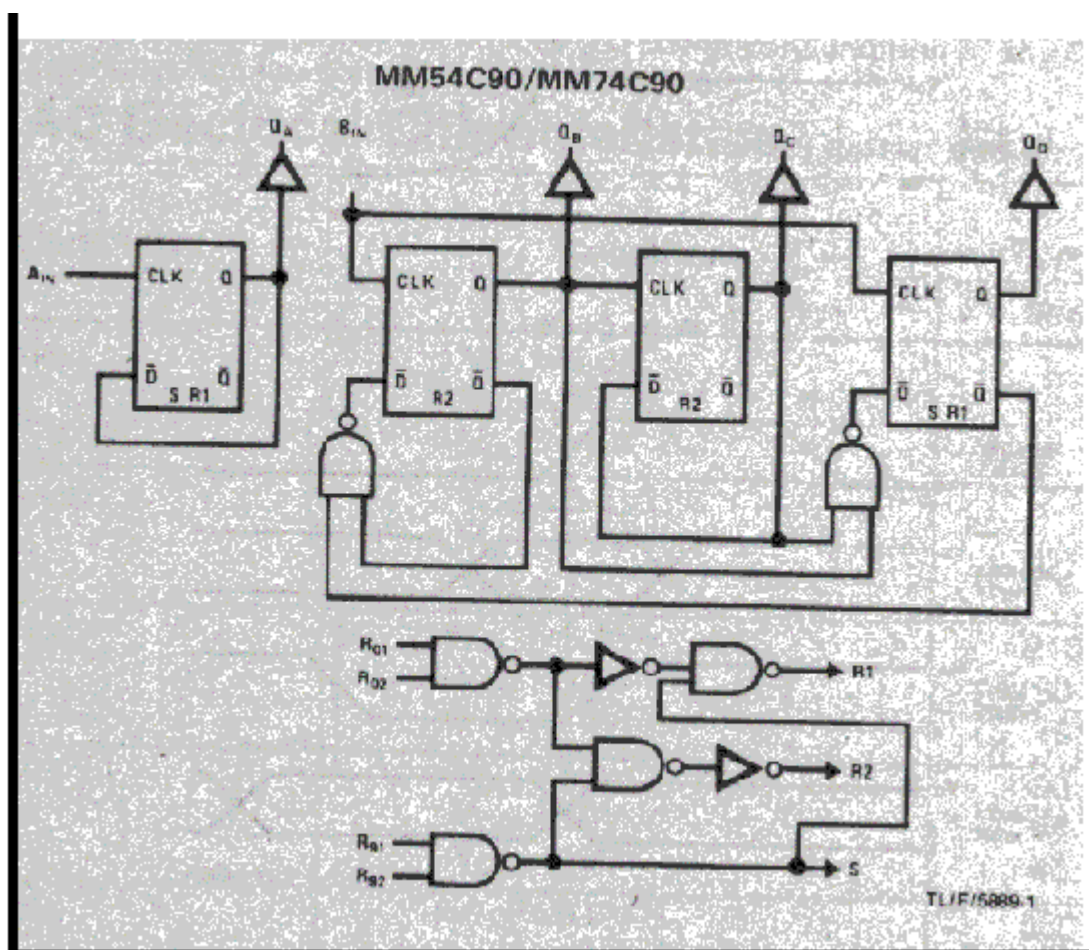
**Note 2:** When a low logic level is applied directly to the blanking input (BI), all segment outputs are low regardless of the level of any other input.

**Note 3:** When ripple-blanking input (RBI) and inputs A, B, C, and D are at a low level with the lamp-test input high, all segment outputs go low and the ripple-blanking output (RBO) goes to a low level (response condition).

**Note 4:** When the blanking input/ripple-blanking output (BI/RBO) is open and a low is applied to the lamp-test input, all segment outputs are high.

† One BI/RBO is wire-AND logic serving as blanking input (BI) and/or ripple-blanking output (RBO).

Tavola verità 7448-catodo comune



### 7490 - CONTATORE DA 0/9

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H

RESET INPUTS				OUTPUT			
R <sub>01</sub>	R <sub>02</sub>	R <sub>91</sub>	R <sub>92</sub>	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

## Contatore puro 4 bit – 7493

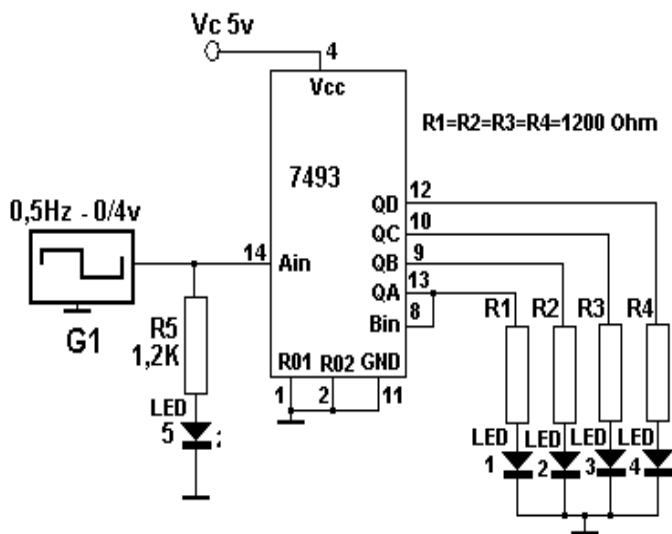


Fig.1

L'integrato 7493 è un contatore asincrono a 4 bit puro. Non possiede reti combinatorie di azzeramento e perciò "conta" da 0 fino a 15.

E' costituito internamente da 4 FF. Il primo è scollegato dagli altri tre. Così se si deve disporre dei quattro stadi completi è necessario connettere Bin con Qa.

Il contatore ha molteplici usi, spesso è utilizzato quale divisore di frequenza.

Nella figura sottostante si possono vedere i segnali all'ingresso ed alle uscite in un diagramma temporale unico.

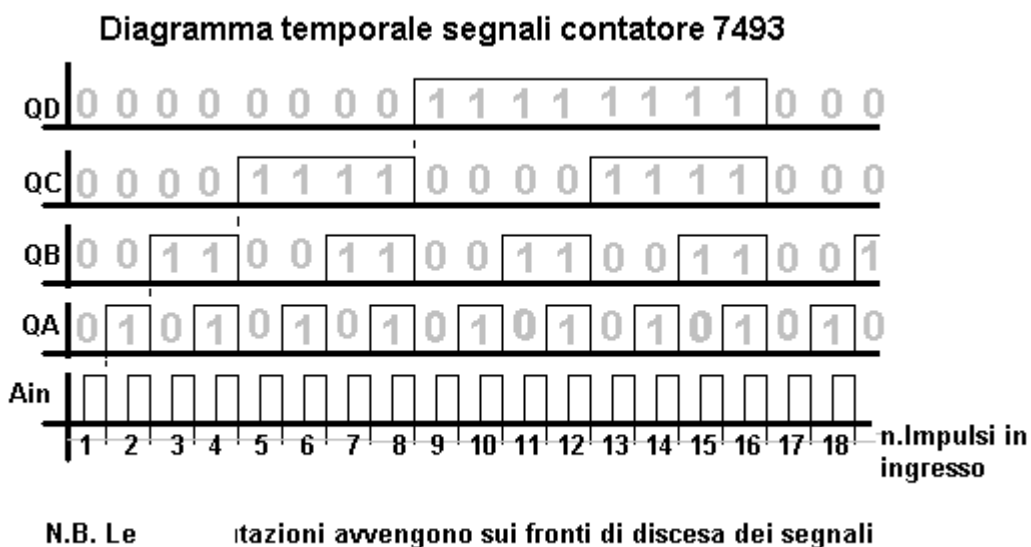


Fig.2

Osservando il diagramma di Fig.2 osserviamo:

1) Che il segnale presente in QA possiede periodo di durata doppia rispetto al segnale di ingresso. Così QB ha periodo doppio di QA etc.

Possiamo quindi affermare che, ad esempio, la frequenza all'uscita QB ha frequenza 1/4 rispetto alla frequenza di ingresso.

2) I numeri scritti in grigio chiaro, se letti in verticale rappresentano il dato conteggiato in binario all'uscita.

Notiamo che dopo un primo impulso di ingresso:

QD	QC	QB	QA
0	0	0	1

Che letto in binario = 1

Dopo due impulsi:

QD	QC	QB	QA
0	0	1	0

Che letto in binario = 2

ecc...

Montare il circuito di Fig.1 su B.B.

Collegare all'ingresso Ain un segnale compatibile TTL di circa 0,5Hz (o comunque di una frequenza che ci consenta l'osservazione degli stati delle uscite in tempo reale )

Osserveremo che le uscite QA,QB,QC,QD, assumeranno, se lette in binario, un valore crescente ad ogni impulso in ingresso. (QA=bit meno significativo)

N.B il pin 8 deve essere collegato al 13(QA con Bin) poiché il primo F.F. è scollegato dal secondo. Vedi Fig.4

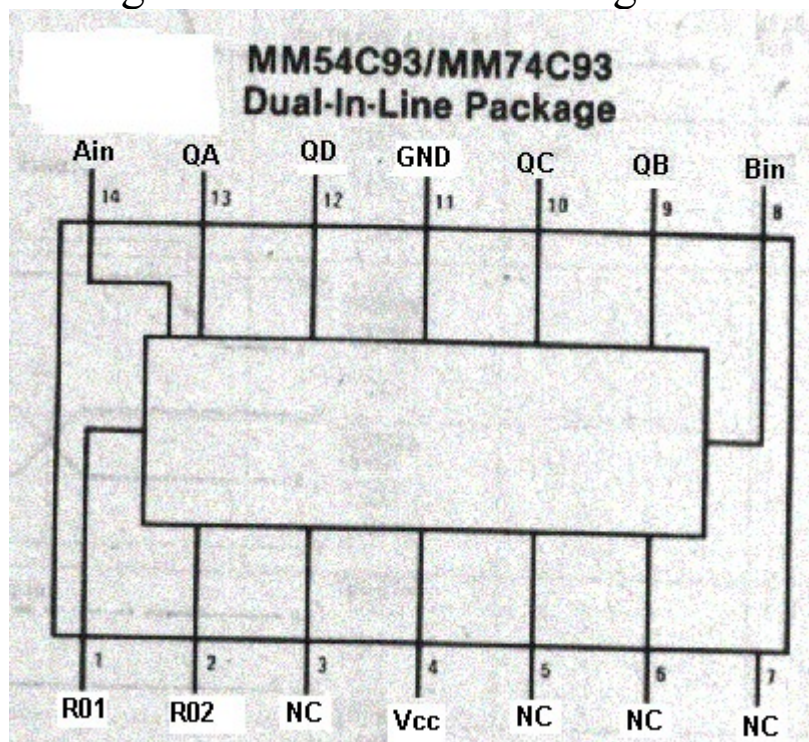


Fig.3

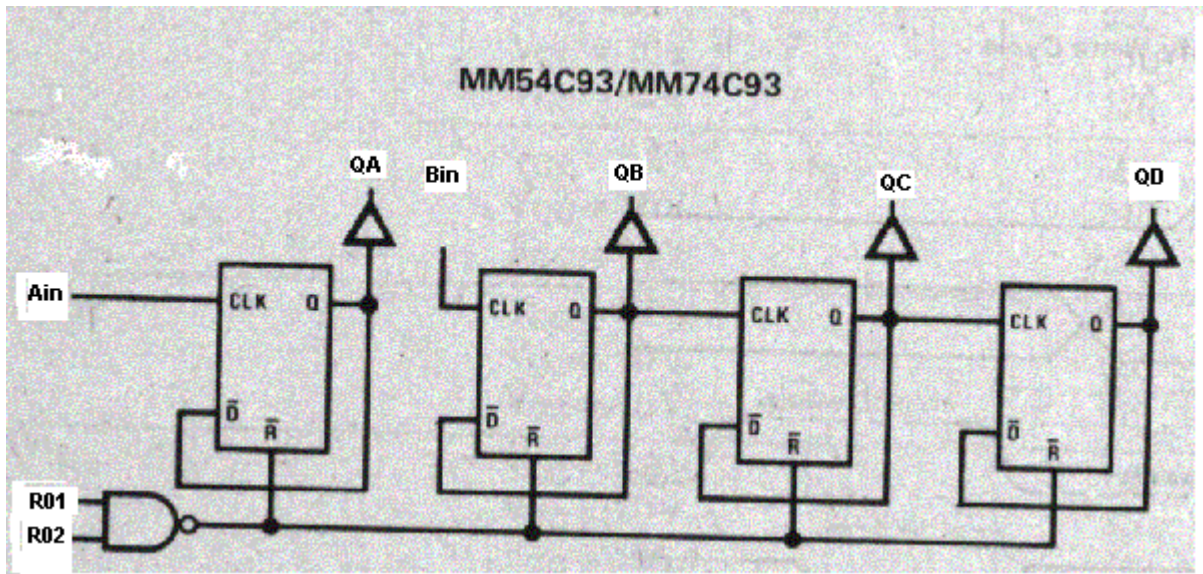


Fig.4

COUNT	OUTPUT			
	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	L	L	L	L
1	L	L	L	H
2	L	L	H	L
3	L	L	H	H
4	L	H	L	L
5	L	H	L	H
6	L	H	H	L
7	L	H	H	H
8	H	L	L	L
9	H	L	L	H
10	H	L	H	L
11	H	L	H	H
12	H	H	L	L
13	H	H	L	H
14	H	H	H	L
*15	H	H	H	H

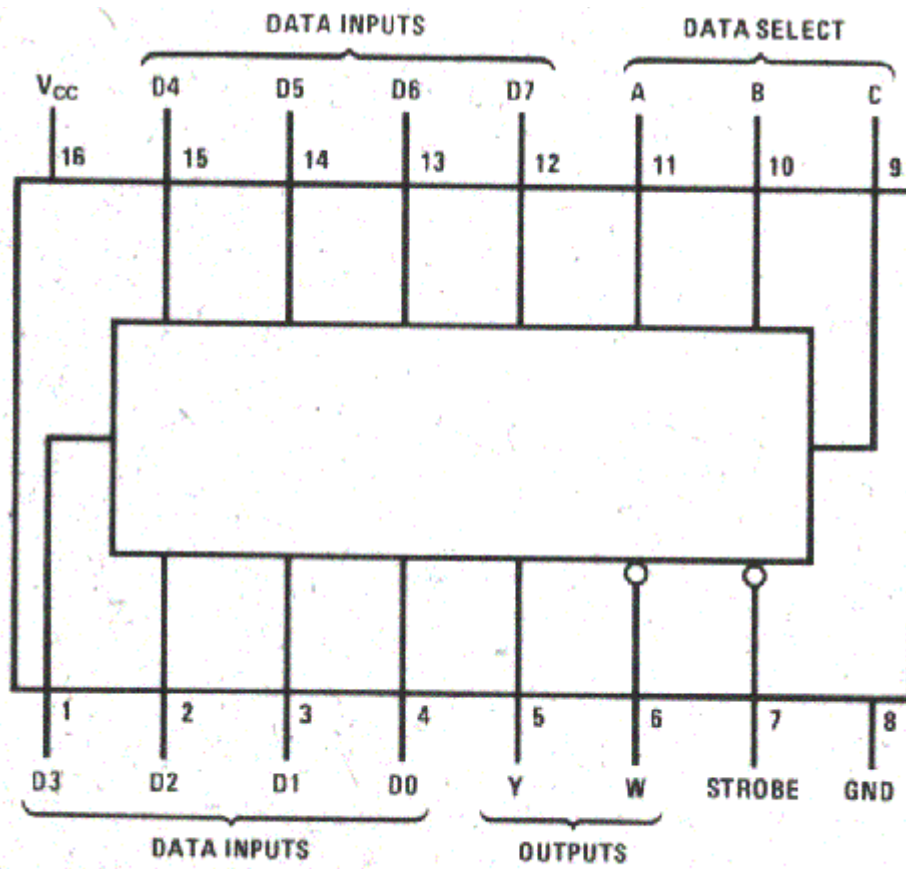
Output Q<sub>A</sub> is connected to input B for binary count sequence.

Fig.5

Reset/Count Function Table					
RESET INPUTS		OUTPUT			
R <sub>01</sub>	R <sub>02</sub>	Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
H	H	L	L	L	L
L	X	COUNT			
X	L	COUNT			

Fig.6

## Multiplexers - 74151



54151A(J), (W); 74151A(J), (N), (W);  
 54LS151/74LS151(J), (N), (W); 74S151(N)

**54151A/74151A, 54LS151/74LS151,  
74S151**

INPUTS				OUTPUTS	
SELECT			STROBE S	Y	W
C	B	A			
X	X	X	H	L	H
L	L	L	L	D0	$\overline{D0}$
L	L	H	L	D1	$\overline{D1}$
L	H	L	L	D2	$\overline{D2}$
L	H	H	L	D3	$\overline{D3}$
H	L	L	L	D4	$\overline{D4}$
H	L	H	L	D5	$\overline{D5}$
H	H	L	L	D6	$\overline{D6}$
H	H	H	L	D7	$\overline{D7}$

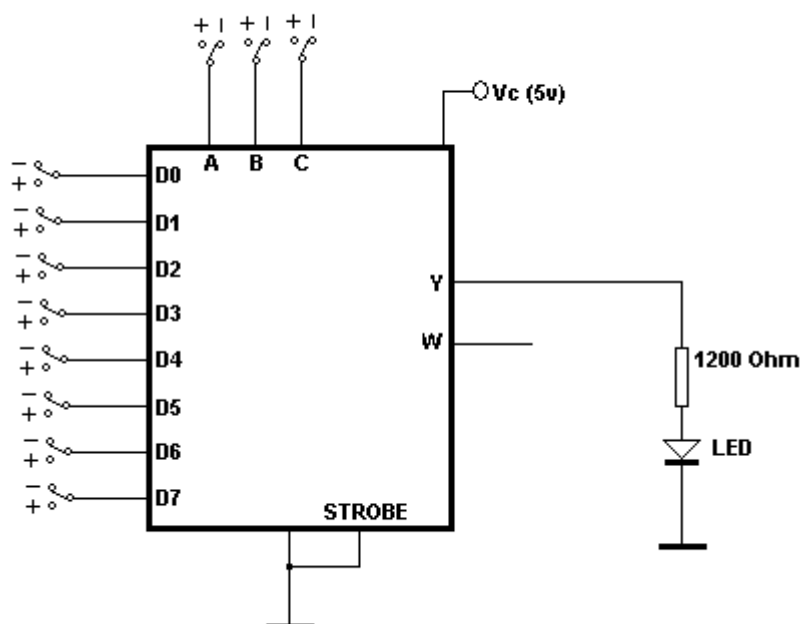
H = High Level, L = Low Level, X = Don't Care

$\overline{E0}, \overline{E1} \dots \overline{E15}$  = the complement of the level of the respective E input

D0, D1 ... D7 = the level of the respective D input

Circuito per la verifica di funzionamento

**74LS151**



- 1) Applicare ad ognuno degli ingressi D0-D7 livelli logici casuali collegandoli al positivo oppure al negativo.
- 2) Predisporre gli ingressi SELETORI (A, B, C) affinché uno degli ingressi sia selezionato.
- 3) Verificare tramite il LED collegato all'uscita Y lo stato logico. Esso dovrà essere uguale allo stato logico dell'ingresso selezionato.

ESEMPIO:

Pongo il:

D4=H

D5=L

A, B, C= 100 (quattro - predispongo affinché l'uscita assuma lo stato logico dell'ingresso D4). Il LED risulta illuminato.

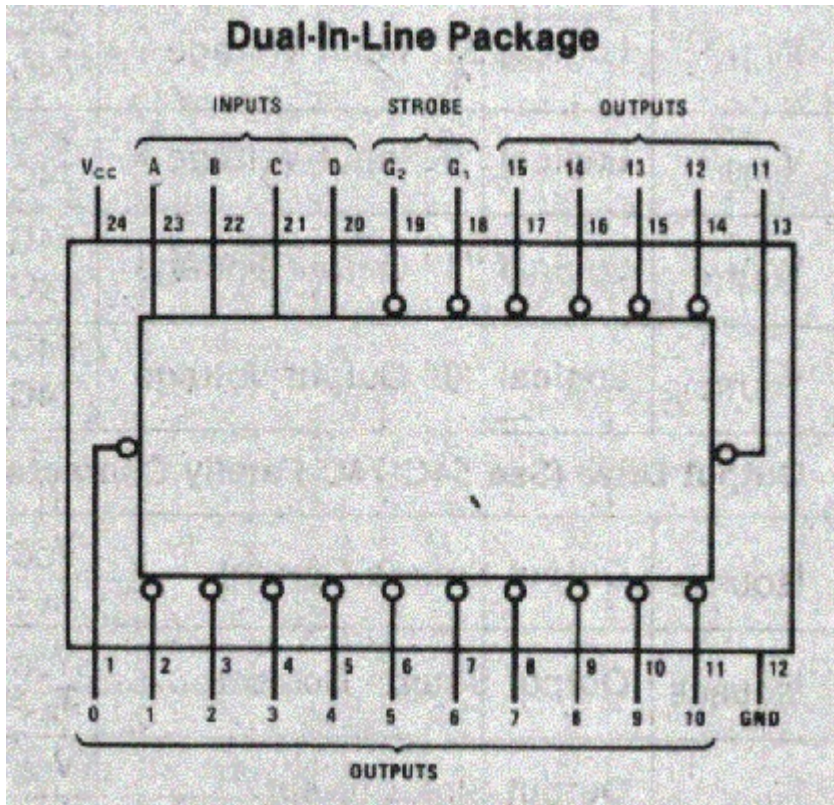
A, B, C= 101 (cinque - predispongo affinché l'uscita assuma lo stato logico dell'ingresso D5). Il LED risulta spento.

Compilare la seguente tabella verificando praticamente i dati immessi.

D	A	B	C	Y
	0	0	0	
	0	0	1	
	0	1	0	
	0	1	1	
	1	0	0	
	1	0	1	
	1	1	0	
	1	1	1	

Verificare anche che, se l'ingresso STROBE=H ne segue che Y=L (a prescindere dallo stato logico di A,B,C, e da quello dei dati D0-D7)

## Decoder / Demultiplexers 4-Line TO 16-Line



Truth Table

		INPUTS				OUTPUTS															
G1	G2	D	C	B	A	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
L	L	L	L	L	L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	L	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	L	L	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H	H
L	L	L	H	H	L	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H	H
L	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H	H
L	L	H	L	L	L	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H	H
L	L	H	L	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H	H
L	L	H	L	H	L	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H	H
L	L	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H	H
L	L	H	H	L	L	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H	H
L	L	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H	H
L	L	H	H	H	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L	H
L	L	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	L
L	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	L	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H
H	H	X	X	X	X	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H	H

X = "Don't Care" Condition

Il circuito utilizza i quattro ingressi binari per attivare (L) uno delle 16 uscite quando G1 e G2 sono a livello basso.

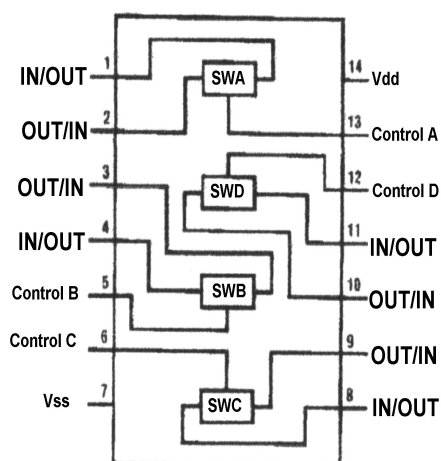
La funzione di demultiplexer viene svolta usando sempre i quattro ingressi binari per la selezione di una delle 16 uscite ma passando i dati da uno degli ingressi G1, G2 tenendol'altro a livello basso. Quando G1 e G2 sono a livello alto tutte le uscite sono a livello alto.

Per la verifica pratica di funzionamento vedi l'impostazione usata per l'utilizzo dell'I.C.74138

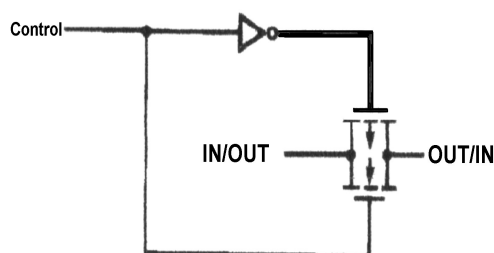
# CD4016BC

## Quad Bilateral Switch

Connection Diagram



Schematic Diagram



Il 4016 è un C.I. composto da quattro interruttori elettronici comandabili ognuno da un segnale. Assomiglia molto ad un relè! in verità questo dispositivo è in grado di commutare a velocità assai maggiori del relè. (100nS). Purtroppo però possiede una resistenza di "contatto" assai più elevata di un relè. (fino a 1000 Ohm ed oltre) che lo rende inutilizzabile per carichi anche minimi.

A 15V di alimentazione tale resistenza si riduce a 200/300 Ohm. Tale resistenza aumenta con la temperatura e diminuisce all'aumentare della tensione di alimentazione.

La tensione di alimentazione varia tra 3/15v

La corrente ingresso/uscita a circuito aperto (control=0) è intorno agli 0,1nA

Il campo di applicazione sono: trasmissione dati, telecomunicazioni.

Per ulteriori informazioni consultare il relativo DATA sheet.

Se interfacciato con TTL il pin control ha la seguenti tensioni di soglia:

$V_{Lmax}=0,7v$

$V_{Hmin}=3,5v$

N.B. naturalmente i segnali da commutare devono essere di ampiezza inferiore alla tensione di alimentazione dello WS ed avere massa comune.

L'I.C. può essere utilizzato con alimentazione anche duale.

## Circuito di prova

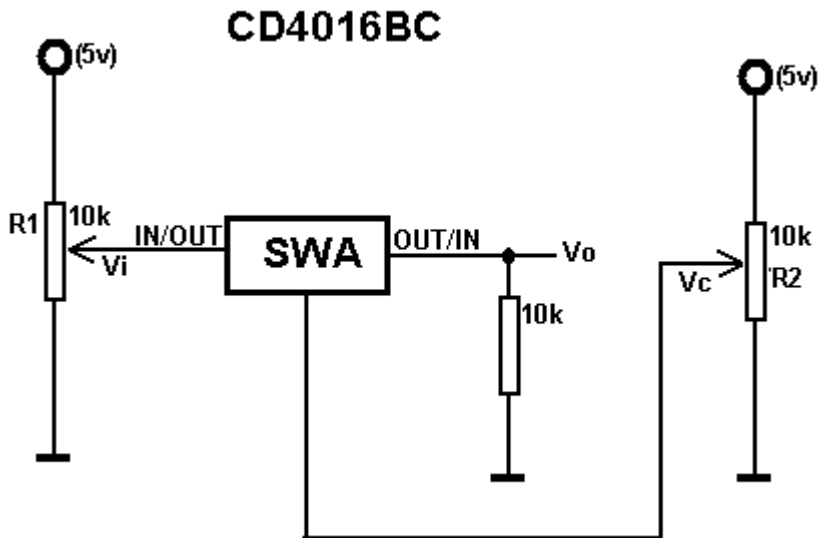


Fig.1

Alimentare a 5V il C.I. 4016

Variare R2 affinché  $V_c = 4\text{v}$  (livello logico alto)

Variare la tensione nel punto  $V_i$  tramite il trimmer ed osservare  $V_o$ . riportare in tabella i risultati.

$V_c(\text{v})$	$V_i(\text{v})$	$V_o(\text{v})$
4	0	
4	1	
4	2	
4	4	

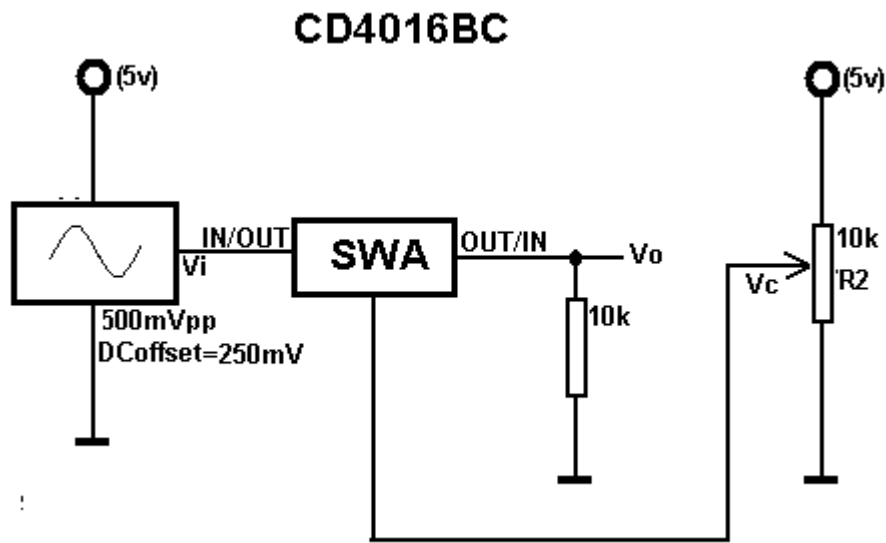
Alimentare a 5V il C.I. 4016

Variare R2 affinché  $V_c = 0.5\text{v}$  (livello logico basso)

Variare la tensione nel punto  $V_i$  tramite il trimmer ed osservare  $V_o$ . riportare in tabella i risultati.

$V_c(\text{v})$	$V_i(\text{v})$	$V_o(\text{v})$
0.5	0	
0.5	1	
0.5	2	
0.5	4	

Verifichiamo ora il funzionamento utilizzando l'interruttore elettronico per la commutazione di un segnale.



Ripetere le osservazioni e le rilevazioni fatte in precedenza quando il segnale era continuo e costante.

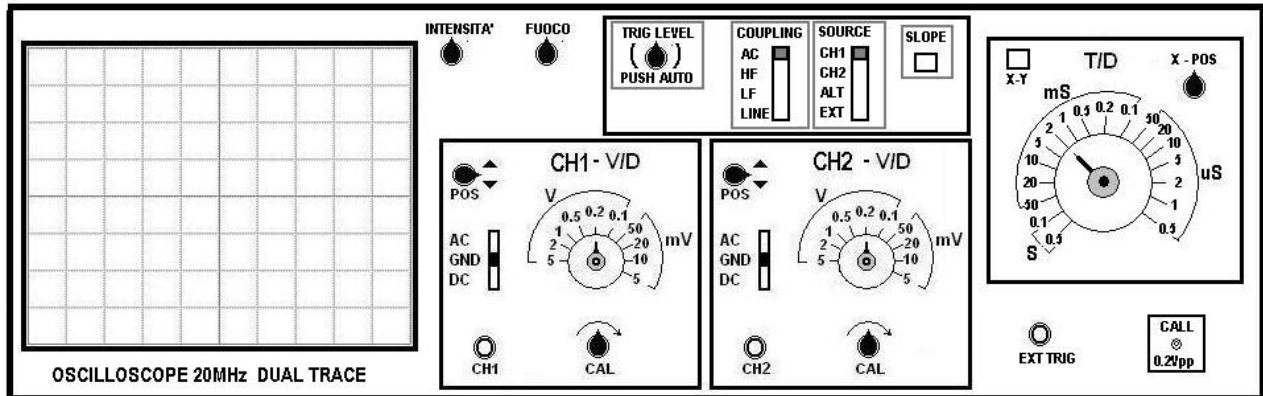
N.B. il segnale pur essendo sinusoidale è sempre positivo (DCOffset=250mV)

Vc(v)	Vi(v)	Vo(v)
4	05sin	

Vc(v)	Vi(v)	Vo(v)
0.5	05sin	

## Oscilloscopio e generatore di segnali

## Caratteristiche essenziali – utilizzo



## Perché usare l'oscilloscopio ?

**L'oscilloscopio è uno strumento che consente di visualizzare la forma di un segnale istante per istante.**

Svariati strumenti consentono di rilevare le caratteristiche dei segnali. Con un frequenzimetro, ad esempio, si possono effettuare precise misurazioni di tempo e di frequenza, con il voltmetro è possibile verificare l'ampiezza (RMS) di un segnale sinusoidale.

Questi strumenti, anche se molto più accurati dell'oscilloscopio, nella nel loro utilizzo specifico, non danno una visione completa del segnale che nella realtà è sempre diverso da quello teorico. Infatti onde quadre e sinusoidali perfette ed indistorte nella realtà non esistono.

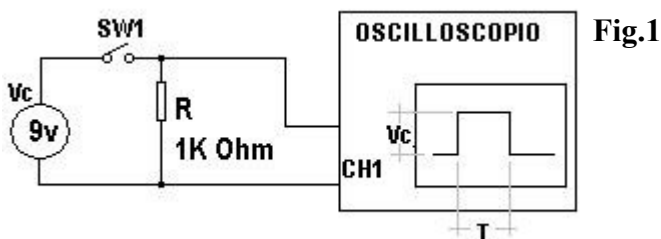
## Visualizzare un segnale

L'immagine sul video viene riprodotta grazie ad un punto luminoso che si sposta :

Orizzontalmente a velocità costante secondo l'impostazione che noi diamo al Time/Division (T/D)

Verticalmente secondo l'ampiezza dello stesso segnale con la sensibilità che noi impostiamo al Volt/Division (V/D).

**Visualizzare un segnale a forma rettangolare prodotto, secondo lo schema riportato in seguito, con una pila ed un interruttore.**



- 1) Montare su breadboard il circuito rappresentato in fig.1 e collegarlo all'ingresso CH1 (Canale 1) dell'oscilloscopio.
- 2) Regolare il T/D a 0,5 secondi per divisione.
- 3) Regolare il V/D 2V per divisione
- 4) Predisporre il CH1 in DC e regolare lo zero sulla linea più bassa dello schermo (tramite il potenziometro POS relativo al canale1)

- 5) Aprire e chiudere l'interruttore SW1 ogni due secondi circa ed osservare sul video il punto luminoso.

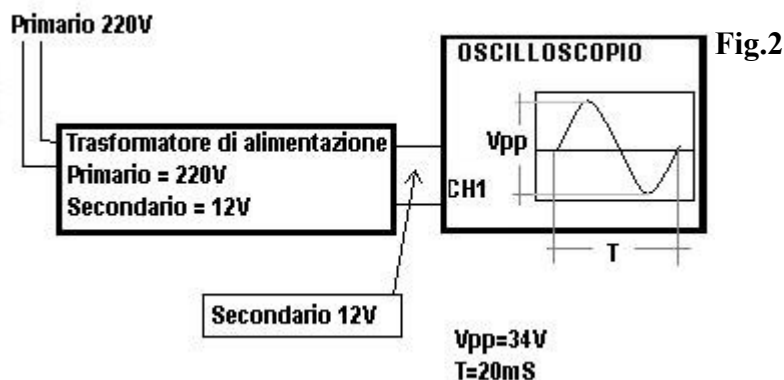
Noteremo che il punto si sposterà in verticale di circa quattro quadretti e mezzo ( $V_c$ ) ed in orizzontale ogni quattro quadretti.

### La forma d'onda ripetitiva viene visualizzata in modo “stabile”

L'oscilloscopio è adatto per visualizzare segnali che si ripetono nel tempo senza variare in ampiezza e frequenza.

Quando un segnale si ripete nel tempo con una certa velocità (periodi piccoli) il segnale stesso viene visualizzato in modo stabile, senza sfarfallio. Il punto luminoso che traccia l'immagine percorre da sinistra a destra il video assumendo in ampiezza il valore del segnale stesso. Ciò si ripete ad ogni scansione. All'occhio umano, quando la frequenza di ripetizione supera un certo livello (50Hz circa) l'immagine risulta ferma. Una parte importante in questo meccanismo è svolta dal Trigger interno all'oscilloscopio. Questo si incarica di fare partire la “tracciatura” per un valore prefissato (manopola TRIG LEVEL) sempre uguale.

**Visualizziamo un segnale uscente da un trasformatore.**



### Poniamo particolare attenzione

- a) Nell'individuare il primario ed il secondario.**
- b) Nell'isolare il collegamento al primario (particolare attenzione ad isolare i contatti!)**

- 1) Predisponiamo l'oscilloscopio per segnali AC
- 2)  $T/D = 5mS$  -  $V/D = 5V$

Visualizzeremo il segnale

che ha ampiezza  $V_{pp} = 12 \cdot 1,41 \cdot 2 = 33,84V$   
e periodo = 20mS ( $f=50Hz$ )

Noteremo che il segnale all'uscita del trasformatore, privo di carico, potrà avere una ampiezza del 10%, 20% superiore

La forma sarà probabilmente non perfettamente sinusoidale (distorta, in dipendenza della bontà del trasformatore)

Il periodo dovrebbe risultare perfetto dato che chi fornisce l'energia garantisce solitamente tolleranze in questo senso assai piccole.

**Generatore di segnali**

Verifica:

Collegare un altoparlante al generatore di segnali e modificare:

La frequenza – notare una variazione del suono da grave ad acuto

La ampiezza – notare una variazione del volume

La forma (sin, rettangolare, triangolare) – notare una variazione del timbro.

Verifica:

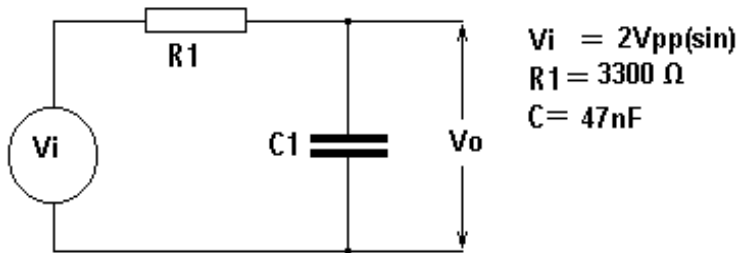
Osservare visivamente, tramite oscilloscopio, i segnali appena analizzati tramite udito.

Osservare i segnali mentre si ascolta il loro effetto collegati all'altoparlante.

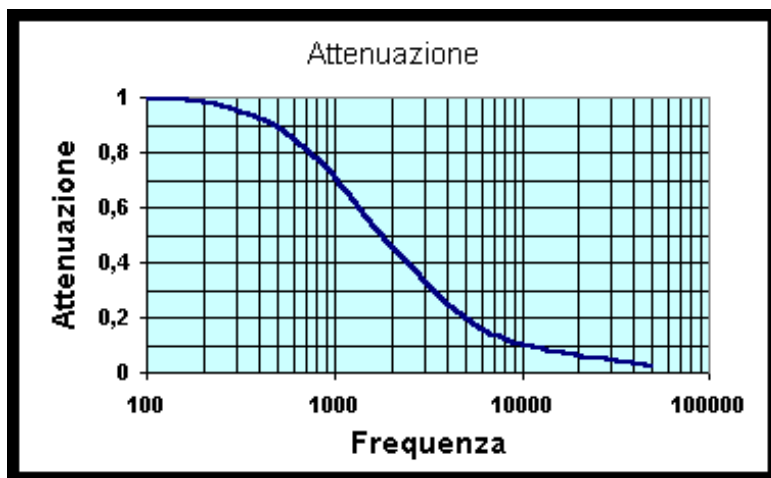
Misurare, per un segnale di forma sinusoidale la frequenza minima e massima udibile.

## Circuito RC - Filtro passa-basso

SCHEMA ELETTRICO



### RISPOSTA IN FREQUENZA



### Valori calcolati

#### VALORI CALCOLATI

Frequenza (Hz)	Attenuazione
100	0,99528984
200	0,98154891
500	0,89904844
1000	0,71634808
1026,144	0,70728606
2000	0,45667708
5000	0,20113656
10000	0,10212962
50000	0,02052896

Si consideri  $V_i$  un generatore ideale di tensione sinusoidale.

Alla frequenza di taglio  $F_t = 1 / (2 \cdot 3.14 \cdot R1 \cdot C1) = 1026 \text{ Hz}$  il filtro opera una attenuazione circa del 30% tanto che

Attenuazione =  $V_o / V_i = 1 / \text{Radq}(2) \Rightarrow V_i = V_o \cdot 0,707$

Lo sfasamento risulta genericamente =  $-\arctg 2 \cdot 3.14 \cdot f \cdot R1 \cdot C1$

Alla frequenza di taglio quando  $2 \cdot 3.14 \cdot f = 1 / RC$  lo sfasamento risulta =  $-2 \cdot 3.14 / 4 = -45^\circ$

## ESECUZIONE DELL'ESPERIENZA

### Andamento dell'attenuazione

1. collegare il generatore di segnali ( $V_i$ ) all'ingresso del filtro
2. Collegare il CH1 dell'oscilloscopio all'ingresso per visualizzare il segnale generato ( $V_i$ )
3. Collegare il CH2 dell'oscilloscopio all'uscita del filtro per visualizzare contemporaneamente  $V_o$
4. Regolare il generatore di segnali affinché produca un segnale sinusoidale di una certa ampiezza (ad esempio  $2V_{pp}$ )
5. Predisporre la frequenza del generatore al primo valore di TAB1
6. Leggere il valore  $V_i$  ed il valore  $V_o$  corrispondente (osservare sempre che l'ampiezza di  $V_i$  sia costante)
7. Procedere per tutti i valori indicati in tabella
8. Riportare su grafico i valori ottenuti dalla misura ed i valori calcolati secondo la formula per il calcolo dell'attenuazione.

**$V_i = \text{costante} = 2V_{pp}$**  (Verificare ad ogni misurazione che l'ampiezza di  $V_i$  sia sempre uguale)

### VALORI MISURATI

Frequenza	$V_o$ (V)	$A = V_o/V_i$
100		
200		
500		
1000		
2000		
5000		
10000		
50000		

### Andamento dell'argomento

Verificare alla frequenza di taglio la fase dell'uscita ( $V_o$ ) rispetto all'ingresso.

1. Regolare il generatore di segnali alla frequenza di taglio. A tale frequenza  $V_o = 0.7 \cdot V_i$
2. Visualizzare il segnale di ingresso contemporaneamente a quello di uscita con la massima espansione sull'asse del tempo e delle ampiezze.
3. Regolare tramite verniero  $V_i$  tanto che sia visualizzata con la stessa ampiezza di  $V_o$
4. Misurare la distanza in quadretti, e quindi il tempo che intercorre tra il passaggio dei due segnali ad uno stesso valore di ampiezza.
5. Rapportare tale tempo ( $T_s$ ) al periodo ( $360^\circ$ ) per conoscere lo sfasamento ( $\text{Sfasamento} = 360 / (\text{Periodo} / T_s)$ )

Se ad esempio il periodo = 2mS e la distanza è 0.5mS

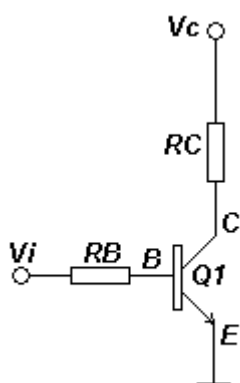
$$X = 45^\circ$$

6. Riportare i dati in tabella2

Frequenza	$V_i$	$V_o$	Periodo	$T_s$	Sfasamento

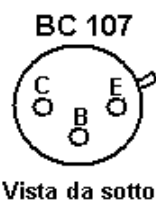
## Amplificatore con transistor ON\_OFF

Controllo verifica montaggio e dati calcolati / misurati					
	Corretto eseguito in modo autonomo	Corretto eseguito con aiuto del docente	Errato	Non eseguito	
MONTAGGIO	(2)	(1,5)	(1)	(0)	
RILEVAMENTO DATI	(3)	(2)	(1)	(0)	
	OTTIMO	DISCRETO	SUFFICIENTE	SCARSO	NULLO
OSSERVAZIONI RIPORTATE	(3)	(2)	(1)	(0,5)	(0)
SICUREZZA E OMPETENZA (tempo) NELL'ESECUZIONE DELLA VERIFICA	(2)	(1,5)	(1)	(0,5)	(0)
VALUTAZIONE COMPLESSIVA	Firma docente				

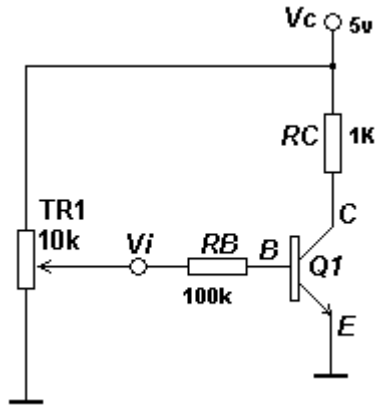


Verifichiamo praticamente il guadagno statico di corrente polarizzando con una debole corrente nota la base del transistor e quindi misurando (in modo indiretto) la corrente circolante nel collettore ( $V_{RC}/R_C$ )

Utilizzeremo un transistor di piccola potenza per segnali BC107.



Vista da sotto



Dopo aver montato il circuito su breadboard:

Regolare TR1 affinché  $V_i = 1,7\text{V}$

Misurare la tensione  $V_{BE}$ . Risulta  $V_{BE} = \text{mV}$

Misurare la tensione ai capi di  $R_B$ . Risulta  $V_{RB} = \text{V}$

Calcolare la corrente di base.  $I_B = V_{RB}/R_B = \mu\text{A}$

Misurare la tensione ai capi di  $R_C$ . Risulta  $V_{RC} = \text{V}$

Calcolare la corrente di collettore.  $I_C = V_{RC}/R_C = \text{mA}$

Calcolare il rapporto  $\text{Beta} = I_C/I_B =$

N.B. Notiamo che essendo  $I_E = I_C + I_B$ , più il valore di Beta è grande più la corrente  $I_C$  risulta simile a  $I_E$ .

Considerando che il Beta di un normale transistor può variare tra 50/300

Notiamo anche che:

per  $\text{Beta} = 50 \Rightarrow V_{RC} = 0,5\text{V}$

per  $\text{Beta} = 300 \Rightarrow V_{RC} = 3\text{V}$

### Saturazione

Quale corrente di base è necessaria per saturare il transistor ?

Quando, per effetto della corrente di base  $V_{RC} \geq 5\text{V}$ , tutta la tensione del generatore  $V_c$  cade sulla resistenza  $R_C$  e la giunzione CE risulta come un interruttore chiuso. Esiste tuttavia sempre una piccola tensione, detta di saturazione diversa da zero tra collettore ed emettitore. (0,1/0,5V)

Per correnti di collettore maggiori di  $I_{C\text{MAX}} = V_c/R_C = 5\text{mA}$  tutta la tensione cadrà su  $R_C$

Per ottenere tale corrente di collettore sarà necessaria una corrente di base Beta volte inferiore

Calcolare la corrente di base necessaria per la saturazione.  $I_B = I_{C\text{MAX}}/\text{Beta} = \mu\text{A}$

Calcolare la resistenza necessaria  $R_B$  per ottenere tale corrente  $I_B$  quando  $V_i = 1,7\text{V}$ .

$R_B = \text{Ohm}$

**Verificare praticamente.**

### Interdizione

Ruotiamo il trimmer TR1 al fine di ottenere  $V_i = 0\text{V}$ . (ruotando il trimmer completamente verso massa (negativo))

In queste condizioni otterremo una corrente di base  $I_B=0$

Quindi  $I_C=0$

$V_{RC}=0$

$V_{CE}=5\text{v}$

Misuro  $V_{RC}= V$

Misuro  $V_{CE}= V$

**Verificare praticamente.**

OSSERVAZIONI:

## Transistore

Controllo verifica montaggio e dati calcolati / misurati					
	Corretto eseguito in modo autonomo	Corretto eseguito con aiuto del docente	Errato	Non eseguito	
MONTAGGIO	(2)	(1,5)	(1)	(0)	
RILEVAMENTO DATI	(3)	(2)	(1)	(0)	

	OTTIMO	DISCRETO	SUFFICIENTE	SCARSO	NULLO
OSSERVAZIONI RIPORTATE	(3)	(2)	(1)	(0,5)	(0)
SICUREZZA E OMPETENZA (tempo) NELL'ESECUZIONE DELLA VERIFICA	(2)	(1,5)	(1)	(0,5)	(0)

VALUTAZIONE COMPLESSIVA		Firma docente
-------------------------	--	---------------

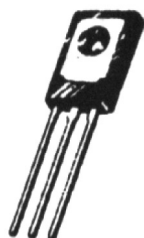
Praticamente il transistore si presenta come un dispositivo con tre terminali, collettore, emettitore, base.

Il suo aspetto può variare molto in dipendenza delle sue caratteristiche specifiche. In particolare le sue dimensioni aumentano con l'aumentare della potenza alla quale può lavorare.

Si riportano in seguito tre tipi diversi di transistore.



Transistore di potenza ridotta. Adatto a pilotare carichi con correnti di poche decine di mA

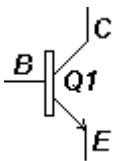


Transistore media potenza. (O.D.G. corrente di collettore, centinaia mA) Il corpo è plastico con una parte metallica alla quale è possibile fissare un dissipatore di calore. Notare il foro centrale per il fissaggio meccanico.



Transistore di potenza. Per correnti di qualche unità di Ampere. Corpo plastico con lato metallico per il fissaggio al dissipatore.

Simbolo elettrico



Misure per la verifica dell'integrità di un transistor

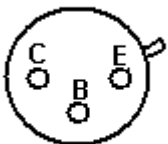
Per verificare praticamente se un transistor è guasto, si eseguono due esemplari controlli per accertare se le due giunzioni BE - BC sono integre.

Tramite un multimetro che dispone di una portata per il controllo dei diodi si verifica: la giunzione BE e la giunzione BC sia in polarizzazione diretta che inversa.

Una ulteriore verifica. E' doveroso controllare che tra CE non vi sia conduzione di corrente nei due sensi.

Utilizzeremo un transistor di tipo BC107.

BC 107

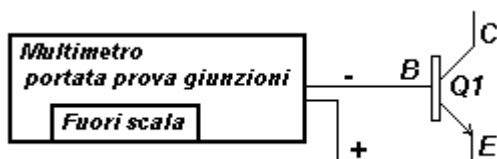


Vista da sotto



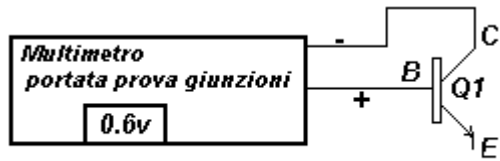
$V_{BE} = \quad \text{mV}$

Misuriamo  $V_{BE}$  in polarizzazione diretta. Risulta



$V_{BE} = \quad \text{mV}$

Misuriamo  $V_{BE}$  in polarizzazione inversa. Risulta



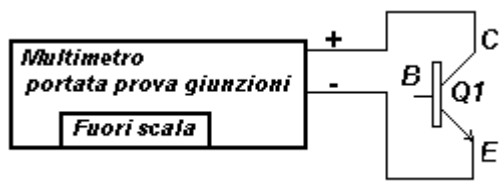
$V_{BE} = \quad \text{mV}$

Misuriamo  $V_{BE}$  in polarizzazione diretta. Risulta

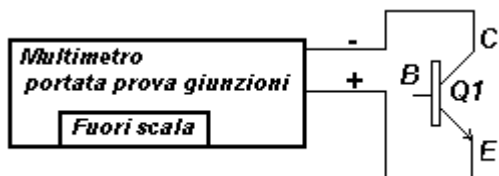


$V_{BE} =$

Misuriamo  $V_{BE}$  in polarizzazione inversa. Risulta



Misuriamo  $V_{CE}$ . Risulta  $V_{CE} =$



Misuriamo  $V_{CE}$ . Risulta  $V_{CE} =$

OSSERVAZIONI:

## Indice esercitazioni

Diodo Zener.....	1
Porte logiche fondamentali.....	5
FLIP FLOP SR con operatori OR.....	9
Decodifica 3 TO 8 Line.....	11
Decodifica 7 segmenti.....	12
Contatore puro 4 bit – 7493.....	18
Multiplexers - 74151 .....	22
Decoder / Demultiplexers 4-Line TO 16-Line.....	25
CD4016BC.....	28
Oscilloscopio e generatore di segnali.....	31
Circuito RC - Filtro passa-basso.....	34
Amplificatore con transistor ON_OFF.....	36
Transistore.....	39