

2 Circuiti integrati



I **circuiti integrati** (*Integrated Circuit*) svolgono funzioni più o meno complesse e servono a sostituire circuiti realizzabili con componenti discreti.

Lo sviluppo della tecnologia del silicio ha consentito la produzione di circuiti in forma integrata; se questi circuiti fossero realizzati con componenti discreti occuperebbero uno spazio milioni di volte superiore. Essi, inoltre, hanno una maggiore affidabilità e una più semplice utilizzabilità.

Scale di integrazione

I circuiti integrati vengono suddivisi, in base al numero di componenti discreti contenuti, nelle seguenti scale di integrazione: **S.S.I.** (*Small Scale Integration*), **M.S.I.** (*Medium Scale Integration*), **L.S.I.** (*Large Scale Integration*), **V.L.S.I.** (*Very Large Scale Integration*). I circuiti integrati, che indicheremo con la sigla CI, possono essere suddivisi in base al campo di utilizzazione in: **CI logici** e **CI lineari** o *analogici*.

Appartengono al gruppo dei **CI logici** i circuiti integrati contenenti porte logiche, i multiplexer, i contatori, i registri, le memorie a semiconduttore, i microprocessori ecc.

Famiglie logiche

Questi componenti sono suddivisi in famiglie e sottofamiglie che si differenziano in base alla tecnologia costruttiva. Le famiglie commercialmente più diffuse sono: **TTL** e **CMOS**.

Differenze fra TTL e CMOS

Le principali differenze fra le due famiglie sono:

- **alimentazione** rigidamente vincolata al valore $5\text{ V} \pm 5\%$ per i TTL, molto meno rigida nei CMOS, per i quali può assumere valori compresi fra 3 V e 18 V nella serie 4000; fra 2 V e 6 V nella serie 74HC;
- **livelli di tensione** in ingresso e in uscita meno definiti nei TTL, più netti nei CMOS;
- **correnti di ingresso e di uscita** maggiori nei TTL rispetto ai CMOS;
- **immunità ai disturbi** maggiore nei CMOS;
- **velocità di commutazione** maggiore nei TTL.

La famiglia **TTL** viene classificata contrassegnandola con la sigla 74 per componenti di uso commerciale e con la sigla 54 per i componenti a uso militare. I secondi sono caratterizzati da un comportamento migliore sia in termini di affidabilità che di limiti delle condizioni di funzionamento, con particolare riferimento alla temperatura ambiente. I CI TTL sono suddivisi in sottofamiglie; la **tabella 2** ne riporta le caratteristiche più significative.

Tabella 2 Caratteristiche principali della famiglia TTL

Sigla	Descrizione	Frequenza massima [MHz]	Potenza dissipata per porta [mW]
74xx	Serie standard	35	10
74Hxx	Alta velocità (high speed)	50	22
74Lxx o 74LPxx	Bassa potenza dissipata (Low Power)	3	1
74Sxx	Schottky (realizzata con giunzioni tipo Schottky)	125	19
74LSxx	Schottky a bassa potenza	54	2
74ASxx	Advanced Schottky	200	20
74ALSxx	Advanced low power Schottky	50	1

Per **CI** della famiglia **CMOS** le serie commercialmente più diffuse sono la 4000 e la 74HCxx.

Alla serie 4000 appartengono le serie:

- 4000A: vecchia serie poco usata;
- 4000B: (*Buffered*) serie bufferizzata perché possiede due stadi invertenti in uscita che servono ad aumentare la corrente; ciò comporta maggiore lentezza rispetto alla serie 4000 UB;
- 4000 UB: (*UnBuffered*) serie non bufferizzata; non possiede gli stadi amplificatori in uscita e quindi è più veloce, ma le correnti in uscita sono basse.

Le serie 74Cxx e 74HCxxx hanno la stessa piedinatura della serie 74 in tecnologia TTL, sono molto veloci e rappresentano una valida alternativa rispetto ai CI in tecnologia TTL, rispetto ai quali hanno anche il vantaggio di un'alimentazione meno rigida $5\text{ V} \pm 5\%$ nei TTL; da 2 V a 6 V per la serie HC.

CI lineari

Appartengono al gruppo dei **CI lineari**: amplificatori operazionali, stabilizzatori integrati di tensione, amplificatori video, comparatori, convertitori analogico/digitali e digitale/analogici, convertitori tensione/frequenza e frequenza/tensione, driver per motori passo-passo ecc.



Ogni componente elettronico è racchiuso entro un contenitore la cui forma e la cui dimensione dipendono dal tipo di componente, dai suoi parametri termici ed elettrici e dal numero di terminali. Il contenitore deve conferire al componente una adeguata *resistenza meccanica*, un sufficiente grado di *isolamento elettrico*, una buona *capacità di dissipare il calore*.

I materiali più comunemente adoperati per la realizzazione del contenitore sono: *materiali plastici*, *materiali ceramici*, *vetro*.

Nel caso di componenti che devono dissipare molta potenza, il contenitore è provvisto di un rivestimento in metallo oppure di una aletta metallica forata che faciliti la dissipazione del calore oppure consenta il fissaggio a un dissipatore.

Sul contenitore sono riportate indicazioni necessarie a ricavare le principali informazioni riguardanti il componente.

Contenitori per CI

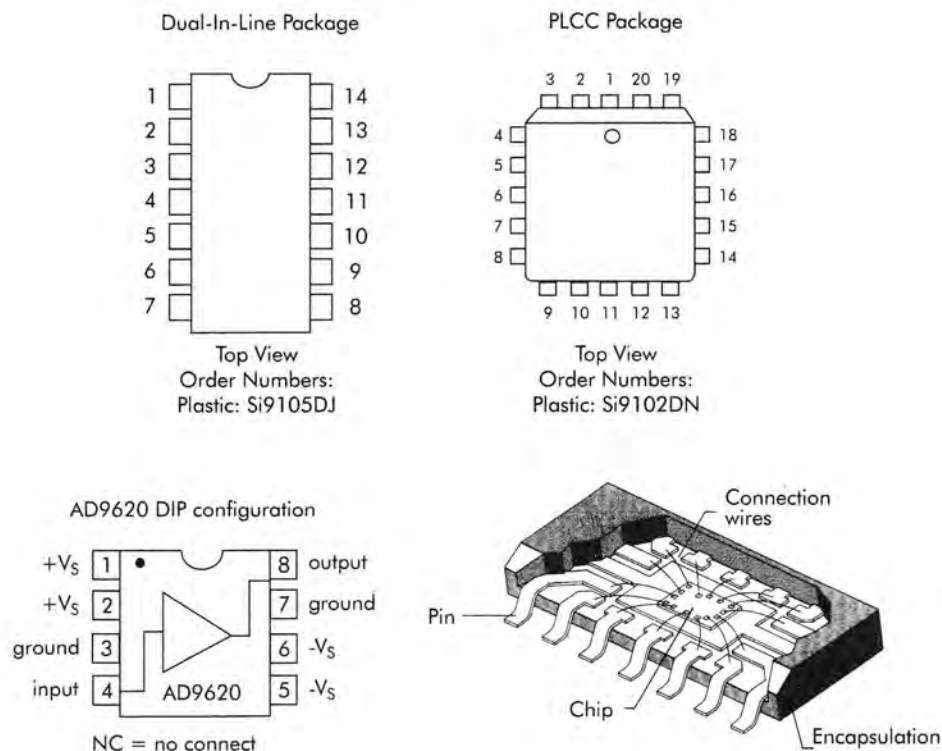
I *contenitori per componenti a semiconduttore* riportano una sigla con la quale è possibile individuare il componente; a volte riportano altre indicazioni di importanza secondaria riguardanti il costruttore e la data di fabbricazione. I contenitori per CI hanno svariate forme, alcune delle quali sono riportate nella **figura 13**. Nei CI i terminali necessari per il collegamento esterno sono piuttosto numerosi e prendono il nome di *piedini* o *pin*. Essi sono generalmente disposti sul contorno del contenitore secondo varie figure geometriche: a cerchio, su quattro lati, su due lati, su un lato.

Le più comuni sono quelle su due lati (*Dual In Line Package*), contraddistinte dalla sigla **DIP**, e quelle su un lato (*Single In Line Package*), contraddistinte dalla sigla **SIP** o **SIL**.

Nel caso dei contenitori DIP i piedini sono numerati in ordine progressivo in senso antiorario partendo dal piedino 1. Per l'individuazione del piedino 1 si fa riferimento alla tacca semicircolare riportata sul contenitore. Se la tacca viene posta in alto, il piedino 1 è il primo in alto a sinistra. Spesso il piedino 1 viene indicato mediante una tacca puntiforme riportata vicino a esso (**figura 13**).

Figura 13

Contenitori per CI



Caratteristiche elettriche

Per i componenti a semiconduttore, le caratteristiche elettriche e la funzione dei vari terminali vanno ricercate nei fogli di dati (*data sheets*); pertanto questi componenti risultano praticamente inutilizzabili se non si è in possesso di una copia completa o parziale dei relativi data sheet. Spesso i data sheet sono raccolti per categoria di componenti formando i libri di dati (*data books*). Sul data sheet, oltre a tutte le informazioni di carattere elettrico e termico, è riportato il disegno quotato del contenitore insieme alle indicazioni sulla funzione dei singoli terminali.

3 Consultazione di data sheet per CI logici

Un data book contiene nella parte iniziale utili informazioni riguardanti i simboli adottati per indicare le varie grandezze, un indice dei componenti descritti, raggruppati per tipo di applicazioni, e altre informazioni comuni ai componenti descritti. Spesso è anche riportata una guida alla scelta (*Selection Guide*) del componente più adatto alla specifica esigenza.

A titolo di esempio viene analizzato il data sheet relativo al CI M74HC03 costruito dalla SGS-Thomson (figure 14 e 15, pagine seguenti).

Alla pagina 1 sono riportate le seguenti informazioni di carattere generale sul componente:

- nome del costruttore: SGS Thomson;
- sigla del componente: M74HC03 (integrato in tecnologia CMOS ad alta velocità);
- tipo di funzione svolta: (Quad 2-input open drain NAND gate) quattro porte a due ingressi con drain aperto;

Come si consulta un data sheet

Pagina 1

- indicazioni sui tipi di contenitori possibili e relative sigle;
- *pin connection*: disegno riguardante le connessioni interne dei piedini (pin);
- *Input and Output Equivalent Circuit*: schema elettrico del circuito equivalente in ingresso e in uscita, utile per comprendere il funzionamento elettrico;
- *description*: descrizione sintetica del componente;
- *caratteristiche di massima*: rappresentano le prime informazioni utili per la scelta del componente che in questo caso sono:
 - *Low power dissipation*;
 - *High noise immunity* 28% della V_{CCmin} ;
 - *Output drive capability*: può pilotare 10 ingressi di porte TTLs;
 - *Symmetrical output impedance*: le correnti in uscita sia a livello alto che a livello basso sono uguali in modulo e non inferiori a 4 mA;
 - *Balanced propagation delay*: i tempi di propagazione della commutazione dal livello alto al basso e viceversa sono uguali;
 - *Wide operating voltage range*: la tensione di alimentazione può assumere una vasta gamma di valori da 2 V a 6 V;
 - *Pin and function compatible with 54/74LS03*: la funzione dei pin è compatibile con quella dell'integrato 74LS03.

Pagina 2

Alla **pagina 2** troviamo informazioni un po' più specifiche e dettagliate:

- **truth table**: rappresenta la tavola delle verità relativa alla funzione svolta da ogni singola porta; A e B rappresentano i due ingressi ed Y l'uscita (vedi *circuit diagram*). Il valore Z per l'uscita indica uno stato di alta impedenza (uscita aperta). Questo stato deriva dal fatto che, essendo porte a drain aperto, il livello alto è caratterizzato da isolamento elettrico sia rispetto a massa (livello alto) sia rispetto a V_{CC} per il drain aperto. Non bisogna confondere questa particolare situazione con quella riguardante lo stato di alta impedenza relativo alle uscite *three state*;
- **absolute maximum ratings**: in una tabella sono riportati i valori massimi delle grandezze elettriche (I = correnti, V = tensioni, P = potenza) e termiche (temperatura) sopportabili dal componente. Particolare attenzione va riservata ai valori delle tensioni e delle correnti;
- **recommended operating condition**: rappresentano i valori delle grandezze elettriche, termiche e temporali raccomandati dal costruttore perché il componente funzioni correttamente e in modo sicuro.

Pagina 3

Alla **pagina 3** sono descritte altre caratteristiche elettriche:

- **DC specifications**: in questa tabella sono riportati i valori di tensione e di corrente che definiscono lo stato di funzionamento della singola porta. V_{IH} è la tensione da applicare in ingresso per avere un livello alto; V_{IL} è la tensione da applicare in ingresso per avere un livello basso; V_{OL} rappresenta la tensione che l'uscita della porta presenta quando è a livello basso (notare che non viene fornito il valore di V_{OH} in quanto l'uscita è a drain aperto); I_I , corrente di ingresso: il suo valore è molto basso perché l'ingresso è quasi un circuito aperto; I_{OZ} , corrente di uscita a livello alto (essa è la corrente che scende attraverso il diodo che collega il drain a V_{CC} , come indicato in *circuit diagram*), mentre la I_{CC} è la corrente che l'integrato assorbe dall'alimentazione;
- **AC electrical characteristics**: in questa tabella sono riportati i dati che definiscono il comportamento dinamico della singola porta, in particolare i valori dei tempi che caratterizzano la commutazione e i valori della capacità associati a particolari comportamenti

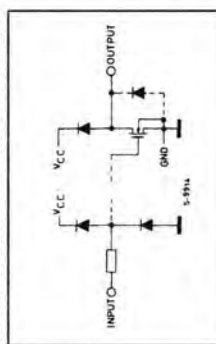
QUAD 2-INPUT OPEN DRAIN NAND GATE

- **LOW POWER DISSIPATION**
 $I_{CC} = 1 \mu A$ (MAX.) at $T_A = 25^\circ C$
- **HIGH NOISE IMMUNITY**
 $V_{NIH} = V_{NIL} = 28\% V_{CC}$ (MIN.)
- **OUTPUT DRIVE CAPABILITY**
10 LSTTL LOADS
- **SYMMETRICAL OUTPUT IMPEDANCE**
 $|h_{OH}| = I_{OL} = 4 mA$ (MIN.)
- **BALANCED PROPAGATION DELAYS**
 $t_{PLH} = t_{PHL}$
- **WIDE OPERATING VOLTAGE RANGE**
 V_{CC} (OPR) = 2V to 6V
- **PIN AND FUNCTION COMPATIBLE**
WITH 54/74LS03

DESCRIPTION

The M54/74HC03 is a high speed CMOS QUAD 2-INPUT OPEN DRAIN NAND GATE fabricated in silicon gate CMOS technology. It has the same high speed performance of LSTTL combined with true CMOS low power consumption. The internal circuit is composed of 3 stages including buffer output, which gives high noise immunity and stable output. This device can, with an external pull-up resistor, be used in wired AND configuration. This device can be also used as a tied driver and in any other application requiring a current sink. All inputs are equipped with protection circuits against static discharge and transient excess voltage.

INPUT AND OUTPUT EQUIVALENT CIRCUIT



October 1988

1/4

71

Figura 14

Data sheet per C.I. M74HC03

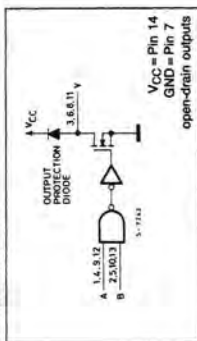
M54/74HC03

TRUTH TABLE

INPUTS		OUTPUT	
A	B	Y	
L	L	Z	
L	H	Z	
H	L	Z	
H	H	L	

Z = HIGH IMPEDANCE

CIRCUIT DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_{CC}	Supply Voltage	-0.5 to 7	V
V_I	DC Input Voltage	-0.5 to $V_{CC} + 0.5$	V
V_O	DC Output Voltage	-0.5 to $V_{CC} + 0.5$	V
I_{IK}	DC Input Diode Current	± 20	mA
I_{OK}	DC Output Diode Current	± 20	mA
I_O	DC Output Source Sink Current Per Output Pin	± 25	mA
I_{CC} or I_{leak}	DC V_{CC} or Ground Current	± 50	mA
PD	Power Dissipation	500 (*)	mW
T_{stg}	Storage Temperature	-65 to 150	$^\circ C$
T_L	Lead Temperature	300	$^\circ C$

Absolute Maximum Ratings are those values beyond which damage to the device may occur. Functional operation under these condition is not implied.

(*) 500 mW: $\pm 65^\circ C$ derate to 300 mW by 10 mW/ $^\circ C$; $85^\circ C$ to $85^\circ C$

RECOMMENDED OPERATING CONDITIONS

Symbol	Parameter	Value	Unit
V_{CC}	Supply Voltage	2 to 6	V
V_I	Input Voltage	0 to V_{CC}	V
V_O	Output Voltage	0 to V_{CC}	V
T_A	Operating Temperature	-40 to 85	$^\circ C$
t_r, t_f	Input Rise and Fall Time	$V_{CC} \begin{pmatrix} 2 V & 0 \text{ to } 1000 \\ 4.5 V & 0 \text{ to } 500 \\ 6 V & 0 \text{ to } 400 \end{pmatrix}$	ns

Figura 15

Data sheet per C.I. M74HC03

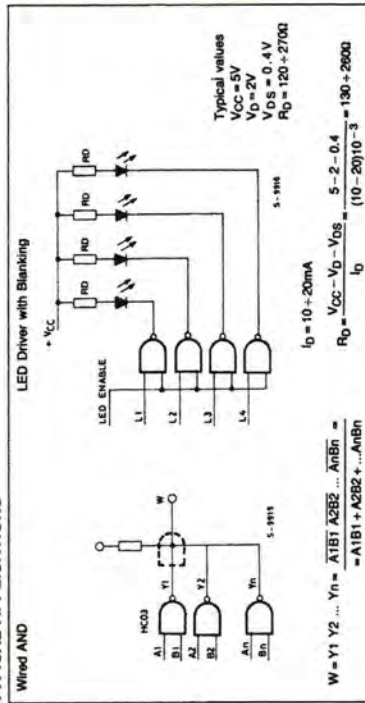
M54/74HC03

AC ELECTRICAL CHARACTERISTICS ($C_L = 50\text{pF}$, Input $t_r = t_f = 8\text{ns}$)

Symbol	Parameter	V _{CC}	Test Condition	T _A = 25°C		-40 to 85°C		-55 to 125°C		Unit
				Min.	Typ.	Min.	Max.	Min.	Max.	
t_{PLH} t_{PHL}	Output Transition Time	2.0 4.5 6.0		—	30 8 7	75 15 13	— — —	110 22 19	— — —	ns
t_{PZL} t_{PZL}	Propagation Delay	2.0 4.5 6.0	$R_L = 1\text{k}\Omega$	—	52 13 11	125 25 21	— — —	190 38 32	— — —	ns
C_{IN}	Input Capacitance			—	5	10	—	10	—	pF
C_{OUT}	Output Capacitance			—	5	—	—	—	—	pF
$C_{PO} (*)$	Power Dissipation Capacitance			—	17	—	—	—	—	pF

Note (*) C_{PO} is defined as the value of the IC's internal equivalent capacitance which is calculated from the operating current consumption without load.
Average operating current can be obtained from the equation:
 $I_{CC(OP)} = C_{PO} \cdot V_{CC} \cdot f_{IN} + I_{CC(4)}$ [per Gate]

TYPICAL APPLICATIONS



4/4

SGS-THOMSON
MICROELECTRONICS

M54/74HC03

DC SPECIFICATIONS

Symbol	Parameter	V _{CC}	Test Condition	T _A = 25°C		-40 to 85°C		-55 to 125°C		Unit
				Min.	Typ.	Min.	Max.	Min.	Max.	
V_{IH}	High Level Input Voltage	2.0 4.5 6.0		1.5 3.15 4.2	—	1.5 3.15 4.2	—	1.5 3.15 4.2	—	V
V_{IL}	Low Level Input Voltage	2.0 4.5 6.0		—	—	0.5 1.35 1.8	—	0.5 1.35 1.8	—	V
V_{OL}	Low Level Output Voltage	2.0 4.5 6.0	$I_L = 0$ $I_L = 20\text{ }\mu\text{A}$ $I_L = 4.0\text{ mA}$ $I_L = 5.2\text{ mA}$	— — —	0 0 0.17 0.18	0.1 0.1 0.33 0.33	—	0.1 0.1 0.40 0.40	—	V
I_I	Input Leakage Current	6.0	$V_{IN} = V_{CC}$ or GND	—	—	± 0.1	—	± 1.0	—	μA
I_{OZ}	Output Leakage Current	6.0	$V_I = V_{IH}$ or V_{IL} $V_O = V_{CC}$ or GND	—	—	± 0.5	—	± 5.0	—	μA
I_{CC}	Quiescent Supply Current	6.0	$V_{IN} = V_{CC}$ or GND	—	—	1	—	10	—	μA

AC ELECTRICAL CHARACTERISTICS (V_{CC} = 5V, C_L = 15pF, Input $t_r = t_f = 6\text{ns}$, T_A = 25°C)

Symbol	Parameter	Test Condition	Min	Typ	Max	Unit
t_{PLH} t_{PHL}	Output Transition Time			4	8	ns
t_{PZL} t_{PZL}	Propagation Delay Time	$C_L = 50\text{pF}$ $C_L = 15\text{pF}$		8	16	ns

3/4

SGS-THOMSON
MICROELECTRONICS

della porta e mediante i quali si simulano in termini di circuito equivalente ogni ingresso (C_{IN}) e ogni uscita (C_{OUT});

• **typical applications:** sono riportati gli schemi relativi a due possibili applicazioni del CI in questione. Notare come nel circuito del wired AND viene inserita la resistenza esterna di pull-up che collega l'uscita all'alimentazione; ciò serve per poter avere un livello alto. Nel circuito del driver il collegamento a V_{CC} viene effettuato tramite la serie LED-resistenza.

4 Correnti e tensioni nei CI logici

Per una corretta utilizzazione dei CI logici è importante conoscere il significato dei parametri caratteristici relativi alle varie condizioni di funzionamento. Di seguito ne vengono riportati i più importanti raggruppati per categoria.

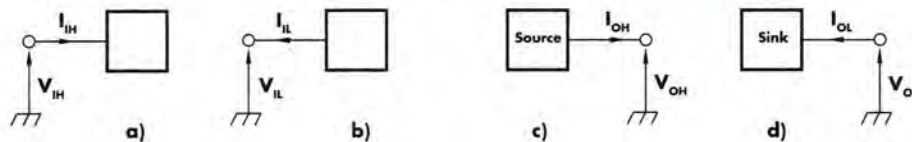
Correnti

Per quanto riguarda le correnti è opportuno precisare alcuni concetti fondamentali relativamente al valore delle correnti associate agli ingressi e alle uscite.

Se consideriamo un generico ingresso, notiamo che: se il livello di tensione applicato è alto, la porta assorbe la corrente I_{IH} dal suo ingresso; se, invece, la tensione di ingresso ha un livello basso, l'ingresso scarica verso massa la corrente I_{IL} .

Se consideriamo una generica uscita, vediamo che con un livello di tensione alto l'uscita eroga corrente, cioè si comporta da *sorgente* (*source*), mentre con un livello di tensione basso assorbe corrente, cioè si comporta da *pozzo* (*sink*) (figura 16).

Figura 16
Correnti e tensioni in ingresso e in uscita nei CI logici



Le principali correnti di un CI logico sono:

I_{CC} = *supply current*: corrente che il CI assorbe dall'alimentatore;

I_{CCH} = *supply current outputs high*: corrente che il CI assorbe dall'alimentatore quando ha le uscite alte;

I_{CCL} = *supply current outputs low*: corrente che il CI assorbe dall'alimentatore quando ha le uscite basse;

I_{IH} = *high-level input current*: corrente che l'ingresso assorbe quando il suo livello è alto;

I_{IL} = *low-level input current*: corrente che l'ingresso scarica a massa quando il suo livello è basso;

I_{OH} = *high-level output current*: corrente che l'uscita eroga quando è a livello alto;

I_{OL} = *low-level output current*: corrente assorbita dall'uscita quando è a livello basso;

I_{OS} = *short-circuit output current*: corrente che l'uscita alta eroga se viene cortocircuitata a massa.

Tensioni

V_{CC} = *supply voltage*: valori di tensione consentiti per alimentare il CI;

V_{IH} = *high-level input voltage*: valori di tensione d'ingresso validi come livello alto;

V_{IL} = low-level input voltage: valori di tensione d'ingresso validi come livello basso;
 V_{OH} = high-level output voltage: valori di tensione in uscita a livello alto, se il carico applicato assorbe una corrente inferiore a I_{OH} ;
 V_{OL} = low-level output voltage: valori di tensione in uscita a livello basso se la corrente assorbita è inferiore a I_{OL} .

Tempi

t_{PHL} = propagation delay time, high-to-low level output: tempo che impiega l'uscita a commutare da livello alto a livello basso, a partire dal momento in cui in ingresso si verificano le condizioni per avere detta commutazione;
 t_{PHZ} = disable time (of a three-state output) from high level: tempo che impiega un'uscita three-state per passare da livello alto allo stato di alta impedenza, a partire dal momento in cui viene attivata tale commutazione;
 t_{PLH} = propagation delay time, low to high level output: tempo che impiega l'uscita per passare da livello basso a livello alto, a partire dal momento in cui in ingresso si verificano le condizioni per avere detta commutazione;
 t_{PLZ} = disable time (of a three-state output) from low level output: tempo che impiega un'uscita three state per passare da livello basso allo stato di alta impedenza, a partire dal momento in cui viene attivata tale commutazione;
 t_{PZH} = enable time (of a three-state output) to high level: tempo che impiega un'uscita three-state per passare dallo stato di alta impedenza a livello alto a partire dal momento in cui viene disattivato lo stato di alta impedenza;
 t_{PZL} = enable time (of a three-state output) to low level: tempo che impiega un'uscita three state per passare dallo stato di alta impedenza a livello basso, a partire dal momento in cui viene disattivato lo stato di alta impedenza.

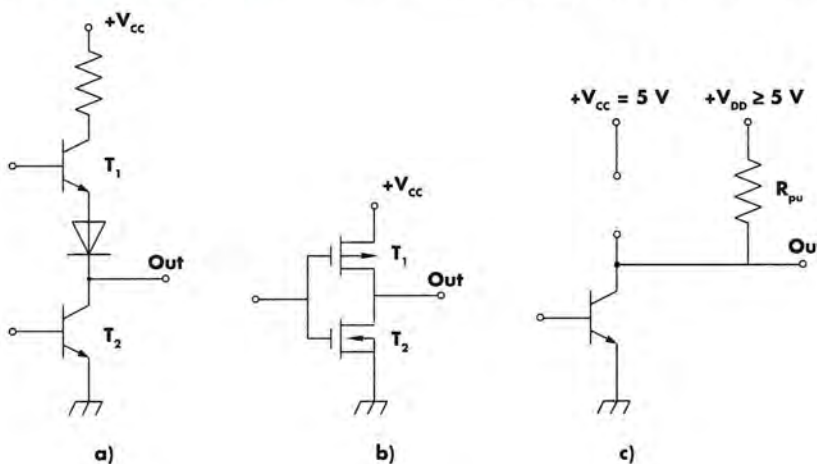
Circuito d'uscita

L'uscita di una porta logica può essere di tre tipi:

- uscita totem pole;
- uscita a collettore aperto (open collector oppure open drain);
- uscita three state.

L'**uscita a totem** è caratterizzata dalla presenza di due transistor, come indicato nella **figura 17**. Il circuito della **figura 17a** si riferisce ai CI TTL della famiglia 74xx mentre quello della **figura 17b** si riferisce ai CI CMOS della famiglia 74HCxx. T_1 è denominato **transistor di pull-up**, T_2 è denominato **transistor di pull-down**. L'uscita è alta quando

Figura 17
 Schemi
 elettrici delle
 uscite nei CI
 logici: totem
 per TTL
 (a); totem
 per CMOS
 (b); open
 collector per
 TTL (c)

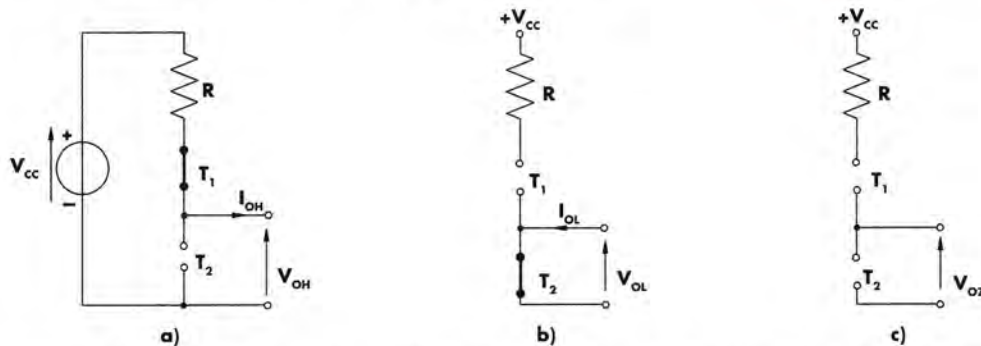


T_1 è saturo e T_2 interdetto; viceversa, quando l'uscita è bassa. Come si può vedere, i due transistor hanno le seguenti funzioni: T_2 di collegare a massa consentendo il livello basso, T_1 di collegare a $+V_{CC}$ per consentire il livello alto.

L'**uscita a circuito aperto** è priva del transistor T_1 , di pull-up (figura 17c). Il collegamento a $+V_{CC}$ viene effettuato con una resistenza esterna. Questo tipo di uscita ha il vantaggio di consentire il collegamento a una $+V_{DD}$ di valore maggiore rispetto a quella di alimentazione dell'integrato e inoltre consente di avere valori di I_{OH} maggiori rispetto all'uscita a totem.

L'**uscita three state** è caratterizzata ancora da una struttura a totem. Tuttavia le porte con uscita three-state sono provviste di un ingresso G che, quando viene attivato, interdice entrambi i transistor realizzando lo stato di alta impedenza. Questo tipo di uscita risulta utile quando l'ingresso di un dispositivo può essere pilotato dalle uscite di più dispositivi. Per evitare possibili conflitti causati dalla diversità dei livelli delle varie uscite collegate allo stesso ingresso, esse vengono attivate una alla volta mentre le altre sono isolate mediante lo stato di alta impedenza. La figura 18 mostra le tre condizioni di funzionamento per questo tipo di uscita.

Figura 18
Circuito
equivalente di
un'uscita three
state: livello
alto (a); livello
basso (b);
uscita in alta
impedenza (c)



Scelta e uso dei CI logici

La scelta del CI logico più idoneo alla specifica applicazione richiede la valutazione di alcuni aspetti determinanti di cui riportiamo i principali:

- tensione di alimentazione;
- immunità ai disturbi;
- velocità di commutazione;
- potenza dissipata;
- compatibilità tra famiglie diverse.

Per quanto riguarda la **tensione di alimentazione** e la **immunità ai disturbi** sono più convenienti i CI CMOS della serie 4000 che accettano alimentazioni da 3 V a 15 V con elevate immunità ai disturbi, specie con le alimentazioni più alte; di contro, essi hanno una minore **velocità di commutazione** rispetto agli integrati della famiglia TTL.

Un interessante compromesso fra i CMOS e i TTL è quello dalla serie 74HCxx che, pur essendo CMOS, ha velocità di commutazione decisamente superiori alla serie 4000.

La **potenza dissipata** risulta particolarmente importante quando l'apparecchiatura di cui i CI fanno parte deve essere alimentata mediante pile. Ridurre la potenza vuol dire aumentare l'autonomia delle pile e quindi ridurre i costi di esercizio.

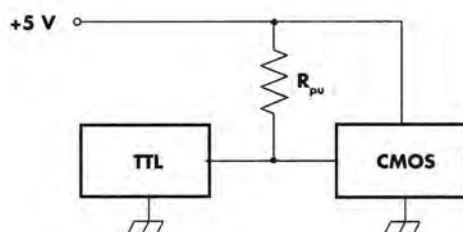
La potenza dissipata è decisamente inferiore negli integrati CMOS rispetto ai TTL; tuttavia in quest'ultima famiglia troviamo le serie di bassa potenza 74Lxx, 74LSxx, 74ALSxx.

Interfacciamento

Se in un circuito nasce la necessità di utilizzare CI appartenenti a famiglie diverse è necessario adottare qualche accorgimento per evitare malfunzionamenti provocati da incompatibilità fra le correnti oppure fra i livelli di tensione. Analizziamo alcuni casi di particolare interesse.

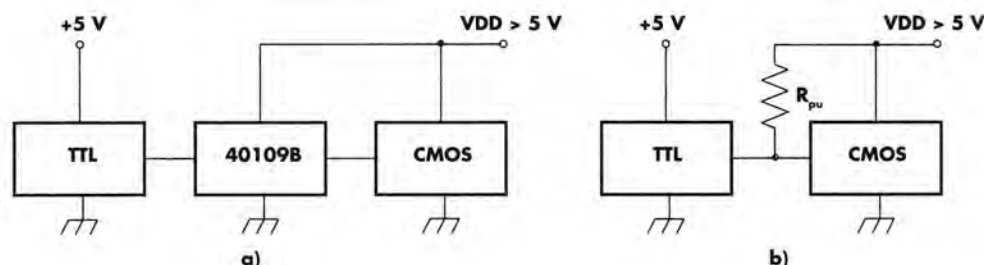
**Uscita TTL
che pilota un
ingresso CMOS
con $V_{DD} = V_{CC}$**

Figura 19
TTL che pilota
CMOS a pari
tensione di
alimentazione



**TTL che pilota
CMOS con
 $V_{DD} > V_{CC}$**

Figura 20
TTL che pilota
CMOS con
alimentazione
diversa: con
traslatore di
livello (a); con
uscita open
collector (b)



**CMOS che
pilota TTL con
 $V_{DD} = V_{CC}$**

La corrente che l'uscita TTL può erogare a livello alto o che assorbe a livello basso è decisamente superiore a quella, molto piccola, dell'ingresso CMOS; pertanto c'è piena compatibilità in termini di corrente sia a livello alto sia a livello basso.

Per quanto riguarda le tensioni, notiamo che a livello basso la tensione dell'uscita TTL non supera il valore $V_{OLmax} = 0,4 \text{ V}$ mentre l'ingresso CMOS accetta tensioni fino a $V_{ILmax} = 1,5 \text{ V}$. Essendo i valori forniti dall'uscita compresi fra quelli accettabili dall'ingresso, vi è piena compatibilità a livello basso. Col funzionamento a livello alto l'uscita TTL fornisce valori non inferiori a $V_{OHmin} = 2,4 \text{ V}$ mentre l'ingresso CMOS accetta valori non inferiori a $V_{IHmin} = 3,5 \text{ V}$. Pertanto tutti i valori di V_{OH} compresi fra

2,4 V e 3,5 V danno malfunzionamento e quindi incompatibilità. Occorre, tuttavia, precisare che tali valori si verificano solo quando l'uscita deve erogare molta corrente; cosa che non succede se il carico è costituito soltanto da uno o da pochi ingressi CMOS. Tuttavia, per assicurare un corretto funzionamento è consigliabile inserire una resistenza di pull-up come indicato nella [figura 19](#).

L'inserimento di tale resistenza consente di ottenere maggiore corrente di pilotaggio mantenendo la tensione di uscita a livelli più elevati. Il valore di R_{pu} va scelto fra 1 k Ω e 5 k Ω , tenendo conto che valori di resistenza più bassi consentono di avere livelli di tensione più alti ma producono una maggiore dissipazione di potenza.

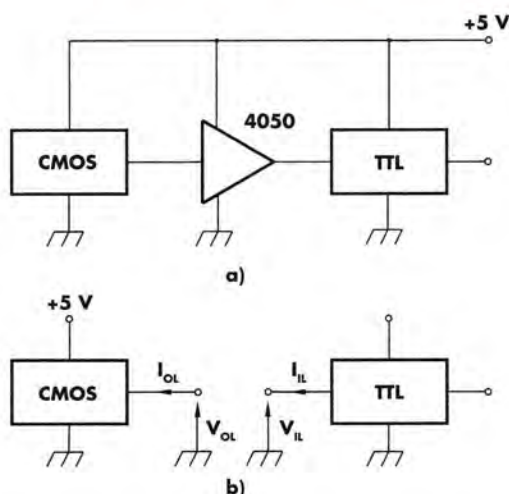
Anche in questo caso rimane la compatibilità per quanto riguarda le correnti ma c'è sicuramente incompatibilità fra i livelli di tensione. In tale situazione è necessario interporre un traslatore di livello quale, ad esempio, il 40109B secondo lo schema riportato nella [figura 20a](#). Una soluzione alternativa è quella di usare, se possibile, TTL con uscita open collector come indicato nella [figura 20b](#).

A livello alto l'uscita CMOS fornisce valori di tensione maggiori o uguali a $V_{OHmin} = 4,6 \text{ V}$, l'ingresso TTL accetta valori superiori o uguali a $V_{IHmin} = 2 \text{ V}$ per cui c'è compatibilità in tensione; inoltre l'uscita CMOS fornisce una corrente di 0,51 mA che è superiore a quella richiesta dall'ingresso TTL (40 μA). Pertanto il livello alto è compatibile.

A livello basso l'ingresso della TTL richiede una tensione minore o uguale a $V_{ILmax} = 0,4 \text{ V}$ e una corrente $I_{IL} = 1,6 \text{ mA}$. Analizzando le caratteristiche dei CMOS si nota che occorre una tensione di uscita pari a 0,4 V per avere una corrente di 0,51 mA e una tensione di 0,52 V per avere una corrente di 1,6 mA come richiesto dall'ingresso TTL. Il livello di 0,52 V non è compatibile. Per ottenere la compatibilità è necessario interporre un buffer come indicato nella [figura 21](#) (a pagina seguente). Occorre tuttavia precisare che i CMOS della serie 4000B (bufferizzati) sono compatibili con i TTL L, TTL LS e TTL ALS.

Figura 21

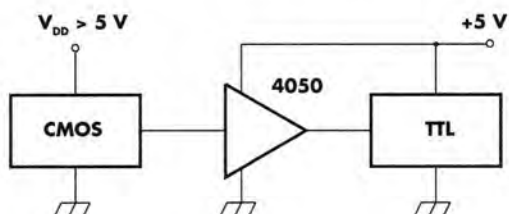
CMOS
che pilota
TTL a pari
alimentazione



CMOS che
pilota TTL con
 $V_{DD} > V_{CC}$

Figura 22

CMOS che
pilota TTL con
alimentazione
diversa



In questo caso è necessario interporre un buffer come indicato nella [figura 22](#).

5 Progetto dei circuiti logici

I circuiti elettronici possono essere suddivisi in base al valore assunto dalle loro grandezze elettriche in due grandi gruppi:

- circuiti analogici;
- circuiti logici.

I **circuiti analogici** sono caratterizzati da grandezze elettriche, tensioni e correnti, che possono assumere infiniti valori compresi fra un massimo e un minimo.

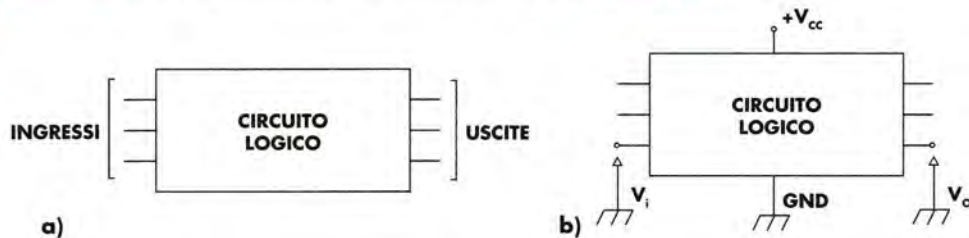
I **circuiti logici**, detti anche *circuiti binari*, servono per elaborare grandezze che possono assumere solo due valori distinti, da cui il nome di grandezze binarie.

Di solito la grandezza in gioco è la tensione; essa assume due valori, uno alto (*High*) e l'altro basso (*Low*). Spesso per comodità di trattazione questi due valori sono rappresentati mediante i simboli 0 per il livello basso e 1 per il livello alto (logica positiva).

Il circuito logico può essere rappresentato come un blocco funzionale con due gruppi di linee esterne che servono per rappresentare gli ingressi e le uscite come indicato in [figura 23a](#). Per rappresentare le tensioni si usa la [figura 23b](#).

Figura 23

Circuito logico:
rappresentazio-
ne di ingressi
e uscite (a);
indicazione
delle tensioni
(b)



Operatori logici

I circuiti logici elaborano grandezze binarie utilizzando le regole dell'algebra di Boole. Queste regole permettono di scrivere espressioni algebriche in cui gli operatori fondamentali sono: NOT, AND, OR. Di seguito vengono riportati tre esempi di espressioni che utilizzano tali operatori:

operatore NOT: $Y = \bar{A}$

operatore AND: $Y = A \cdot B$

operatore OR: $Y = A + B$

L'operatore **NOT** effettua la negazione e viene rappresentato mediante un tratto orizzontale sopra la grandezza da negare. Il risultato che si ottiene con l'operatore NOT è: $Y = 0$ se $A = 1$, e $Y = 1$ se $A = 0$.

L'operazione **AND** viene indicata con il segno di moltiplicazione; se applicata a due grandezze A e B fornisce il risultato $Y = 1$ solo quando entrambe valgono 1, in tutti gli altri casi $Y = 0$.

L'operazione **OR** viene indicata col segno di somma e fornisce un risultato 1 quando almeno una delle grandezze A o B vale 1. Il risultato $Y = 0$ solo quando sia A sia B valgono 0.

Combinando gli operatori fondamentali appena descritti è possibile ottenere due operatori di uso molto frequente denominati **NAND** e **NOR**.

L'operatore **NAND** si ottiene applicando l'operazione di negazione al risultato fornito da una AND. La sua espressione è $Y = \overline{A \cdot B}$.

L'operatore **NOR** si ottiene applicando l'operazione di negazione a una OR. La sua espressione è $Y = \overline{A + B}$.



Le operazioni NOT, AND, OR, NAND, NOR possono essere effettuate mediante particolari circuiti integrati a *porte logiche*.

Queste porte logiche sono rappresentate graficamente utilizzando i simboli riportati in **figura 24**. Nella **figura 24a** sono riportati i simboli previsti dalle norme MIL STD mentre nella **figura 24b** sono riportati i simboli previsti dalle norme IEC.

Il legame tra il valore della grandezza Y e i valori assunti dalle grandezze A, B, C, \dots viene denominato *funzione logica*. La grandezza Y è denominata variabile dipendente o *variabile di uscita* mentre le variabili A, B, C, \dots sono denominate variabili indipendenti o *variabili di ingresso*. I valori assunti dalla variabile di uscita Y al variare delle combinazioni di valori assunti dalle variabili di ingresso possono essere riportati in una tabella denominata *tabella delle verità* (truth table).

Figura 24

